

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

#5

JC892 U.S. PTO
09/68598



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

1999年10月22日

出願番号

Application Number:

平成11年特許願第301770号

出願人

Applicant(s):

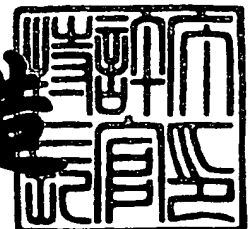
株式会社半導体エネルギー研究所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 8月18日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3065912

【書類名】 特許願

【整理番号】 P004391-01

【提出日】 平成11年10月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 31/12

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山本 一字

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 ▲ひろ▼木 正明

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 福永 健司

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第290356号

【出願日】 平成11年10月12日

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 E L表示装置及びその作製方法

【特許請求の範囲】

【請求項 1】

複数のゲート配線、該複数のゲート配線に直交する複数のソース配線、前記複数のゲート配線と前記複数のソース配線とで囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置において、

前記画素部を前記複数のゲート配線により分割された複数の画素列の集合体として見た時、前記画素部は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなることを特徴とする E L 表示装置。

【請求項 2】

複数のゲート配線、該複数のゲート配線に直交する複数のソース配線、前記複数のゲート配線と前記複数のソース配線とで囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置において、

前記画素部を前記複数のソース配線により分割された複数の画素列の集合体として見た時、前記画素部は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなることを特徴とする E L 表示装置。

【請求項 3】

複数のゲート配線、該複数のゲート配線に直交する複数のソース配線、前記複数のゲート配線と前記複数のソース配線とで囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置において、

前記画素部は前記複数のゲート配線の上方に設けられたストライプ状のバンク

により複数の画素列に分割され、

前記画素部は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなることを特徴とする E L 表示装置。

【請求項 4】

複数のゲート配線、該複数のゲート配線に直交する複数のソース配線、前記複数のゲート配線と前記複数のソース配線とで囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置において、

前記画素部は前記複数のソース配線の上方に設けられたストライプ状のバンクにより複数の画素列に分割され、

前記画素部は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなることを特徴とする E L 表示装置。

【請求項 5】

ストライプ状に配列された複数の陰極、前記複数の陰極と直交するようにストライプ状に設けられた複数の陽極及び前記複数の陰極と前記複数の陽極との間に設けられた発光層を含む画素部を有する E L 表示装置において、

前記画素部を前記複数の陰極により分割された複数の画素列の集合体として見た時、前記画素部は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなることを特徴とする E L 表示装置。

【請求項 6】

ストライプ状に配列された複数の陰極、前記複数の陰極と直交するようにストライプ状に設けられた複数の陽極及び前記複数の陰極と前記複数の陽極との間に設けられた発光層を含む画素部を有する E L 表示装置において、

前記画素部は前記複数の陰極の間に前記複数の陰極に沿って設けられたストライプ状のバンクにより複数の画素列に分割され、

前記画素部は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなることを特徴とする E L 表示装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一において、前記赤色に発光する発光層、前記緑色に発光する発光層及び前記青色に発光する発光層は、ポリマー系の有機 E L 材料であることを特徴とする E L 表示装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一に記載の E L 表示装置を表示部として用いたことを特徴とする電子機器。

【請求項 9】

複数のゲート配線、該複数のゲート配線に直交するソース配線、前記複数のゲート配線と前記複数のソース配線で囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置の作製方法において、

前記画素部を前記複数のゲート配線により分割された複数の画素列の集合体として見た時、赤色に発光するストライプ状の発光層、緑色に発光するストライプ状の発光層及び青色に発光するストライプ状の発光層を、各々異なる画素列の上に形成する過程を含むことを特徴とする E L 表示装置の作製方法。

【請求項 1 0】

複数のゲート配線、該複数のゲート配線に直交するソース配線、前記複数のゲート配線と前記複数のソース配線で囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置の作製方法において、

前記画素部を前記複数のソース配線により分割された複数の画素列の集合体として見た時、赤色に発光するストライプ状の発光層、緑色に発光するストライプ状の発光層及び青色に発光するストライプ状の発光層を、各々異なる画素列の上に形成する過程を含むことを特徴とする E L 表示装置の作製方法。

【請求項 1 1】

複数のゲート配線、該複数のゲート配線に直交するソース配線、前記複数のゲート配線と前記複数のソース配線で囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置の作製方法において、

前記複数のゲート配線の上方にストライプ状のバンクを形成し、前記画素部を複数の画素列に分割し、

赤色に発光するストライプ状の発光層、緑色に発光するストライプ状の発光層及び青色に発光するストライプ状の発光層を、各々異なる画素列に形成する過程を含むことを特徴とする E L 表示装置の作製方法。

【請求項 1 2】

複数のゲート配線、該複数のゲート配線に直交するソース配線、前記複数のゲート配線と前記複数のソース配線で囲まれた領域に形成された T F T 及び該 T F T に電氣的に接続された E L 素子を含む画素部を有する E L 表示装置の作製方法において、

前記前記複数のソース配線の上方にストライプ状のバンクを形成し、前記画素部を複数の画素列に分割し、

赤色に発光するストライプ状の発光層、緑色に発光するストライプ状の発光層及び青色に発光するストライプ状の発光層を、各々異なる画素列に形成する過程を含むことを特徴とする E L 表示装置の作製方法。

【請求項 1 3】

ストライプ状に配列された複数の陰極、前記複数の陰極と直交するようにストライプ状に設けられた複数の陽極及び前記複数の陰極と前記複数の陽極との間に設けられた発光層を含む画素部を有する E L 表示装置の作製方法において、

前記画素部を前記複数の陰極により分割された複数の画素列の集合体として見た時、赤色に発光するストライプ状の発光層、緑色に発光するストライプ状の発光層及び青色に発光するストライプ状の発光層を、各々異なる画素列の上に形成する過程を含むことを特徴とする E L 表示装置の作製方法。

【請求項 1 4】

ストライプ状に配列された複数の陰極、前記複数の陰極と直交するようにスト

ライプ状に設けられた複数の陽極及び前記複数の陰極と前記複数の陽極との間に設けられた発光層を含む画素部を有する E L 表示装置の作製方法において、

前記複数の陰極の隙間にストライプ状のバンクを形成し、前記画素部を複数の画素列に分割し、

赤色に発光するストライプ状の発光層、緑色に発光するストライプ状の発光層及び青色に発光するストライプ状の発光層を、各々異なる画素列に形成する過程を含むことを特徴とする E L 表示装置の作製方法。

【請求項 1 5】

請求項 9 乃至請求項 1 4 のいずれか一において、前記赤色に発光するストライプ状の発光層、前記緑色に発光するストライプ状の発光層及び前記青色に発光するストライプ状の発光層は、ポリマー系の有機 E L 材料で形成されることを特徴とする E L 表示装置の作製方法。

【請求項 1 6】

請求項 9 乃至請求項 1 4 のいずれか一において、前記赤色に発光するストライプ状の発光層、前記緑色に発光するストライプ状の発光層及び前記青色に発光するストライプ状の発光層は、

赤色を発光する発光層となる赤色発光層用塗布液、緑色を発光する発光層となる緑色発光層用塗布液及び青色を発光する発光層となる青色発光層用塗布液を各々別のノズルから同時に吐出し、吐出された前記赤色発光層用塗布液、緑色発光層用塗布液及び青色発光層用塗布液に加熱処理を行うことにより形成されることを特徴とする E L 表示装置の作製方法。

【請求項 1 7】

請求項 9 乃至請求項 1 4 のいずれか一において、前記赤色に発光するストライプ状の発光層、前記緑色に発光するストライプ状の発光層または前記青色に発光するストライプ状の発光層の少なくとも一つは、ノズルから吐出された塗布液に加熱処理を行うことにより形成され、

前記赤色に発光するストライプ状の発光層、前記緑色に発光するストライプ状の発光層または前記青色に発光するストライプ状の発光層の少なくとも一つは、スピンコート法、印刷法または蒸着法により形成されることを特徴とする E L 表

示装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、陽極、陰極及びそれらの間にEL (Electro Luminescence) が得られる発光性有機材料（以下、有機EL材料という）を挟んだ構造でなるEL素子を基板上に形成したEL表示装置及びそのEL表示装置を表示部（表示ディスプレイまたは表示モニター）として有する電子機器の作製方法に関する。なお、上記EL表示装置はOLED (Organic Light Emitting Diodes) ともいう。

【0002】

【従来の技術】

近年、発光性有機材料のEL現象を利用した自発光素子としてEL素子を用いた表示装置（EL表示装置）の開発が進んでいる。EL表示装置は自発光型であるため、液晶表示装置のようなバックライトが不要であり、さらに視野角が広いため、屋外で使用する携帯型機器の表示部として有望視されている。

【0003】

EL表示装置にはパッシブ型（単純マトリクス型）とアクティブ型（アクティブマトリクス型）の二種類があり、どちらも盛んに開発が行われている。特に現在はアクティブマトリクス型EL表示装置が注目されている。また、EL素子の中心とも言える発光層となる有機EL材料は、低分子系有機EL材料と高分子系（ポリマー系）有機EL材料とが研究されているが、低分子系有機EL材料よりも取り扱いが容易で耐熱性の高いポリマー系有機EL材料が注目されている。

【0004】

ポリマー系有機EL材料の成膜方法としては、セイコーエプソン株式会社が提唱するインクジェット法が有望視されている。この技術に関しては、特開平10-12377号公報、特開平10-153967号公報または特開平11-54270号公報等を参考にすれば良い。

【0005】

しかしながら、インクジェット法ではポリマー系有機EL材料を噴射して飛ば

すため、塗布面とインクジェット用ヘッドのノズルとの距離を適切なものとしないと液滴が必要外の部分に着弾する、いわゆる飛行曲がりの問題が生じうる。なお、飛行曲がりに関しては上記特開平 54270 号公報に詳しく、着弾目標位置から 50 μm 以上ものずれが生じうることが明記されている。

【0006】

【発明が解決しようとする課題】

本願発明は上記問題点を鑑みてなされたものであり、位置ずれなく精密にポリマーでなる有機 EL 材料を高いスループットで成膜する手段を提供することを課題とする。また、そのような手段を用いた EL 表示装置及びその作製方法を提供することを課題とする。そして、そのような EL 表示装置を表示用部として有する電子機器を提供することを課題とする。

【0007】

【課題を解決するための手段】

上記課題を達成するために、本願発明では赤色、緑色及び青色の発光層を、ストライプ状にディスペンサーの如き薄膜形成装置を用いて形成することを特徴とする。なお、ストライプ状とは、縦横比が 2 以上の細長い長方形状、長径と短径の比が 2 以上の細長い楕円形状を含む。ここで本願発明の薄膜形成装置を図 1 に示す。

【0008】

図 1 (A) に示したのは、本願発明を実施して π 共役系ポリマーでなる有機 EL 材料を成膜する様子を模式的に示す図である。図 1 (A) において、110 は基板であり、基板 110 上には画素部 111、ソース側駆動回路 112、ゲート側駆動回路 113 が TFT により形成されている。ソース側駆動回路 112 に接続された複数のソース配線とゲート側駆動回路 113 に接続された複数のゲート配線とで囲まれた領域が画素であり、画素内には TFT と該 TFT に電氣的に接続された EL 素子が形成される。画素部 111 はこのような画素がマトリクス状の配列されて形成されている。

【0009】

ここで 114a は赤色に発光する有機 EL 材料と溶媒との混合物（以下、赤色

発光層用塗布液という)、114bは緑色に発光する有機EL材料と溶媒との混合物(以下、緑色発光層用塗布液という)、114cは青色に発光する有機EL材料と溶媒との混合物(以下、青色発光層用塗布液という)である。なお、これらの有機EL材料はポリマー重合したものを直接溶媒に溶かして塗布する方法と、モノマーを溶媒に溶かしたものを成膜した後に加熱重合させてポリマーとする方法とがあるが、本願発明はどちらでも構わない。ここではポリマーとなった有機EL材料を溶媒に溶かして塗布した例を示す。

【0010】

本願発明の場合、薄膜形成装置からは赤色発光層用塗布液114a、緑色発光層用塗布液114b、青色発光層用塗布液114cが別々に吐出され、矢印の方向に向かって塗布される。即ち、赤色に発光すべき画素列、緑色に発光すべき画素列及び青色に発光すべき画素列に、同時にストライプ状の発光層(厳密には発光層の前駆体)が形成される。

【0011】

なお、ここでのいう画素列とはバンク121に仕切られた画素の列を指し、バンク121はソース配線の上方に形成されている。即ち、ソース配線に沿って複数の画素が直列に並んだ列を画素列と呼んでいる。但し、ここではバンク121がソース配線の上方に形成された場合を説明したが、ゲート配線の上方に設けられていても良い。この場合は、ゲート配線に沿って複数の画素が直列に並んだ列を画素列と呼ぶ。

【0012】

従って、画素部111は、複数のソース配線もしくは複数のゲート配線の上方に設けられたストライプ状のバンクにより分割された複数の画素列の集合体として見る事ができる。そのようにして見た場合、画素部111は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなるとも言える。

【0013】

また、上記ストライプ状のバンクは、複数のソース配線もしくは複数のゲート

配線の上に設けられているため、実質的に画素部 1 1 1 は、複数のソース配線もしくは複数のゲート配線により分割された複数の画素列の集合体と見ることもできる。

【0 0 1 4】

次に、図 1 (A) に示した塗布工程を行った際の薄膜形成装置のヘッド部（吐出部と言っても良い）の様子を図 1 (B) に示す。

【0 0 1 5】

1 1 5 は薄膜形成装置のヘッド部であり、赤色用ノズル 1 1 6 a、緑色用ノズル 1 1 6 b、青色用ノズル 1 1 6 c が取り付けられている。また各々のノズルの内部には赤色発光層用塗布液 1 1 4 a、緑色発光層用塗布液 1 1 4 b、青色発光層用塗布液 1 1 4 c が蓄えられている。これらの塗布液は、配管 1 1 7 内に充填された不活性ガスを加圧することで、画素部 1 1 1 上に吐出される。このようなヘッド部 1 1 5 が紙面に垂直な方向に沿って手前方向に走査されることで図 1 (A) に示したような塗布工程が行われる。

【0 0 1 6】

なお、本明細書中ではヘッド部が走査されるという記載にしているが、実際には基板が X-Y ステージにより縦方向または横方向に移動するため、相対的にヘッド部が基板上を縦方向または横方向に走査される。勿論、ヘッド部自体を走査させて基板を固定することもできるが、安定性の面からも基板を移動させる方式が好ましい。

【0 0 1 7】

ここで 1 1 8 で示される吐出部付近の拡大図を図 1 (C) に示す。基板 1 1 0 上に設けられた画素部 1 1 1 は、複数の TFT 1 1 9 a ~ 1 1 9 c と画素電極 1 2 0 a ~ 1 2 0 c とでなる複数の画素の集合体である。図 1 (B) のノズル 1 1 6 a ~ 1 1 6 c に不活性ガスにより圧力がかかると、その圧力により塗布液 1 1 4 a ~ 1 1 4 c が吐出される。

【0 0 1 8】

なお、画素間には樹脂材料で形成されたバンク 1 2 1 が設けられており、隣接する画素間で塗布液が混合されてしまうことを防いでいる。この構造ではバンク

1 2 1 の幅（フォトリソグラフィの解像度で決まる）を狭くすることで画素部の集積度が向上し、高精細な画像を得ることができる。特に塗布液の粘性が 1 ～ 3 0 c p の場合に有効である。

【 0 0 1 9 】

但し、塗布液の粘性が 3 0 c p 以上またはゾル状もしくはゲル状であればバンクを用いないことも可能である。即ち、塗布後の塗布液と塗布面との接触角が十分に大きければ必要以上に塗布液が広がることもないので、バンクで堰き止めておく必要もなくなる。その場合は、最終的に発光層が長円形状（長径と短径の比が 2 以上の細長い楕円形状）、典型的には画素部の一端から他端にまで及ぶ細長い楕円状で形成されることになる。

【 0 0 2 0 】

また、バンク 1 2 1 を形成しうる樹脂材料としてはアクリル、ポリイミド、ポリアミド、ポリイミドアミドを用いることができる。この樹脂材料に予めカーボンや黒色顔料等を設けて樹脂材料を黒色化しておくと、バンク 1 2 1 を画素間の遮光膜として用いることも可能となる。

【 0 0 2 1 】

また、ノズル 1 1 6 a、1 1 6 b または 1 1 6 c のいずれかの先端付近に光反射を用いたセンサーを取り付ければ、塗布面とノズルとの距離を常に一定に保つように調節することも可能である。さらに、画素ピッチ（画素間の距離）に応じてノズル 1 1 6 a ～ 1 1 6 c の間隔を調節する機構を備えることで、どのような画素ピッチの E L 表示装置にも対応することが可能である。

【 0 0 2 2 】

こうしてノズル 1 1 6 a ～ 1 1 6 c から吐出された塗布液 1 1 4 a ～ 1 1 4 c は各々画素電極 1 2 0 a ～ 1 2 0 c を覆うようにして塗布される。塗布液 1 1 4 a ～ 1 1 4 c を塗布したら真空中で加熱処理（バーク処理または焼成処理）することにより塗布液 1 1 4 a ～ 1 1 4 c に含まれる有機溶媒を揮発させ、有機 E L 材料でなる発光層を形成する。このため、有機溶媒は有機 E L 材料のガラス転移温度（T g）よりも低い温度で揮発するものを用いる。また、有機 E L 材料の粘度により最終的に形成される発光層の膜厚が決まる。この場合、有機溶媒の選定または添

加物により粘度を調節することができるが、粘度は1～50 c p（好ましくは5～20 c p）とするのが好ましい。

【0023】

さらに、有機EL材料中に結晶核となりうる不純物が多いと、有機溶媒を揮発させる際に有機EL材料が結晶化してしまう可能性が高くなる。結晶化してしまうと発光効率が落ちるため好ましくなく、できるだけ有機EL材料の中には不純物が含まれないようにすることが望ましい。

【0024】

不純物を低減するには、溶媒及び有機EL材料を徹底的に精製し、溶媒と有機EL材料を混合する時の環境を可能な限り清浄化することが重要である。溶媒の精製または有機EL材料の精製は、蒸留法、昇華法、濾過法、再結晶法、再沈殿法、クロマトグラフィ法または透析法等の技術を繰り返し行うことが好ましい。最終的には金属元素やアルカリ金属元素等の不純物を0.1 p p m以下（好ましくは0.01 p p m以下）にまで低減することが望ましい。

【0025】

また、図1のような薄膜形成装置により有機EL材料を含む塗布液を塗布する際の雰囲気にも十分に注意することが好ましい。具体的には、上記有機EL材料の成膜工程を、窒素などの不活性ガスが充填されたクリーンブースやグローブボックス内で行うことが望ましい。

【0026】

以上のような薄膜形成装置を用いることにより、赤、緑、青の各色に発光する三種類の発光層を同時に形成することができるため、高いスループットでポリマー系有機EL材料でなる発光層を形成することができる。さらに、インクジェット方式と異なり、一つの画素列では切れ間なくストライプ状に塗布していくことができるため、非常にスループットが高い。

【0027】

【発明の実施の形態】

本発明の実施の形態について、図2、図3を用いて説明する。図2に示したのは本願発明であるEL表示装置の画素部の断面図であり、図3（A）はその上面

図、図 3 (B) はその回路構成である。実際には画素がマトリクス状に複数配列されて画素部 (画像表示部) が形成される。なお、図 3 (A) を A - A' で切断した断面図が図 2 に相当する。従って図 2 及び図 3 で共通の符号を用いているので、適宜両図面を参照すると良い。また、図 3 の上面図では二つの画素を図示しているが、どちらも同じ構造である。

【 0 0 2 8 】

図 2 において、1 1 は基板、1 2 は下地となる絶縁膜 (以下、下地膜という) である。基板 1 1 としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板 (プラスチックフィルムも含む) を用いることができる。

【 0 0 2 9 】

また、下地膜 1 2 は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜 1 2 としては、珪素 (シリコン) を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜 (SiO_xN_y で示される) など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。

【 0 0 3 0 】

また、下地膜 1 2 に放熱効果を持たせることにより T F T の発熱を発散させることは T F T の劣化又は E L 素子の劣化を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。

【 0 0 3 1 】

ここでは画素内に二つの T F T を形成している。2 0 1 はスイッチング用素子として機能する T F T (以下、スイッチング用 T F T という)、2 0 2 は E L 素子へ流す電流量を制御する電流制御用素子として機能する T F T (以下、電流制御用 T F T という) であり、どちらも n チャネル型 T F T で形成されている。

【 0 0 3 2 】

n チャネル型 T F T の電界効果移動度は p チャネル型 T F T の電界効果移動度よりも大きいので、動作速度が早く大電流を流しやすい。また、同じ電流量を流

すにもTFTサイズはnチャネル型TFTの方が小さくできる。そのため、nチャネル型TFTを電流制御用TFTとして用いた方が表示部の有効発光面積が広くなるので好ましい。

【0033】

pチャネル型TFTはホットキャリア注入が殆ど問題にならず、オフ電流値が低いといった利点があって、スイッチング用TFTとして用いる例や電流制御用TFTとして用いる例が既に報告されている。しかしながら本願発明では、LDD領域の配置によってnチャネル型TFTにおいてもホットキャリア注入の問題とオフ電流値の問題を解決し、全ての画素内のTFT全てをnチャネル型TFTとすることも可能である。

【0034】

ただし、本願発明において、スイッチング用TFTと電流制御用TFTをnチャネル型TFTに限定する必要はなく、両方又はどちらか片方にpチャネル型TFTを用いることも可能である。

【0035】

スイッチング用TFT201は、ソース領域13、ドレイン領域14、LDD領域15a~15d、高濃度不純物領域16及びチャネル形成領域17a、17bを含む活性層、ゲート絶縁膜18、ゲート電極19a、19b、第1層間絶縁膜20、ソース配線21並びにドレイン配線22を有して形成される。

【0036】

また、図3に示すように、ゲート電極19a、19bは別の材料（ゲート電極19a、19bよりも低抵抗な材料）で形成されたゲート配線211によって電氣的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造（直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造）であっても良い。

【0037】

マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本願発明では画素のスイッチング素子201をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。

【0038】

また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜18は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあらゆる導電膜を用いることができる。

【0039】

さらに、スイッチング用TFT201においては、LDD領域15a~15dは、ゲート絶縁膜18を介してゲート電極17a、17bと重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。

【0040】

なお、チャネル形成領域とLDD領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層でなり、ゲート電圧が印加されない領域）を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。

【0041】

このようにマルチゲート構造のTFTを画素のスイッチング用TFT201として用いると十分にオフ電流値を低くすることができる。即ち、オフ電流値が低いということは電流制御用TFTのゲートにかかる電圧をより長く保持できることを意味しており、特開平10-189252号公報の図2のような電位保持のためのコンデンサを小さくしたり、省略しても次の書き込み期間まで電流制御用TFTのゲート電圧を維持するという利点が得られる。

【0042】

次に、電流制御用TFT202は、ソース領域31、ドレイン領域32、LDD領域33及びチャネル形成領域34を含む活性層、ゲート絶縁膜18、ゲート電極35、第1層間絶縁膜20、ソース配線36並びにドレイン配線37を有して形成される。なお、ゲート電極35はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0043】

図2に示すように、スイッチング用TFT201のドレインは電流制御用TFT202のゲートに接続されている。具体的には電流制御用TFT202のゲート電極35はスイッチング用TFT201のドレイン領域14とドレイン配線22を介して電氣的に接続されている。また、ソース配線36は電源供給線212(図3(A)参照)に接続される。

【0044】

電流制御用TFT202はEL素子203に注入される電流量を制御するための素子であるが、EL素子の劣化を考慮するとあまり多くの電流を流すことは好ましくない。そのため、電流制御用TFT202に過剰な電流が流れないように、チャンネル長(L)は長めに設計することが好ましい。望ましくは一画素あたり $0.5 \sim 2 \mu\text{A}$ (好ましくは $1 \sim 1.5 \mu\text{A}$)となるようにする。

【0045】

以上のことを踏まえると、図9に示すように、スイッチング用TFTのチャンネル長を L_1 (但し $L_1 = L_{1a} + L_{1b}$)、チャンネル幅を W_1 とし、電流制御用TFTのチャンネル長を L_2 、チャンネル幅を W_2 とした時、 W_1 は $0.1 \sim 5 \mu\text{m}$ (代表的には $0.5 \sim 2 \mu\text{m}$)、 W_2 は $0.5 \sim 10 \mu\text{m}$ (代表的には $2 \sim 5 \mu\text{m}$)とするのが好ましい。また、 L_1 は $0.2 \sim 18 \mu\text{m}$ (代表的には $2 \sim 15 \mu\text{m}$)、 L_2 は $1 \sim 50 \mu\text{m}$ (代表的には $10 \sim 30 \mu\text{m}$)とするのが好ましい。但し、本願発明は以上の数値に限定されるものではない。

【0046】

また、スイッチング用TFT201に形成されるLDD領域の長さ(幅)は $0.5 \sim 3.5 \mu\text{m}$ 、代表的には $2.0 \sim 2.5 \mu\text{m}$ とすれば良い。

【0047】

また、図2に示したEL表示装置は、電流制御用TFT202において、ドレイン領域32とチャンネル形成領域34との間にLDD領域33が設けられ、且つ、LDD領域33がゲート絶縁膜18を介してゲート電極35に重なっている点にも特徴がある。

【0048】

電流制御用TFT202は、EL素子204を発光させるための電流を供給す

るため、図2に示すようにホットキャリア注入による劣化対策を講じておくことが好ましい。

【0049】

なお、オフ電流値も抑えるために、LDD領域がゲート電極の一部に重なるようにしておくことも有効である。この場合、ゲート電極と重なった領域がホットキャリア注入を抑え、ゲート電極と重ならない領域がオフ電流値を防ぐ。

【0050】

この時、ゲート電極に重なったLDD領域の長さは0.1~3 μm （好ましくは0.3~1.5 μm ）にすれば良い。また、ゲート電極に重ならないLDD領域を設ける場合、その長さは1.0~3.5 μm （好ましくは1.5~2.0 μm ）にすれば良い。

【0051】

また、ゲート電極と、ゲート絶縁膜を介してゲート電極に重なったLDD領域との間に形成される寄生容量（ゲート容量ともいう）を積極的に電位保持（電荷保持）のためのコンデンサとして用いることも可能である。本実施例では、図2に示すLDD領域33を形成することでゲート電極35とLDD領域33との間にゲート容量を形成し、そのゲート容量を特開平10-189252号公報の図2のような電位保持のためのコンデンサとして用いている。

【0052】

勿論、別途コンデンサを形成しても構わないが、本実施例のような構造とすることで非常に小さい面積で電位保持のためのコンデンサを形成することが可能であり、画素の有効発光面積（EL素子で発した光を取り出せる面積）を向上させることが可能である。

【0053】

また、電流制御用TFT202はキャリア（ここでは電子）の流れる方向が常に同一であるので、ドレイン領域側のみにLDD領域を設けておけばホットキャリア対策としては十分である。

【0054】

また、流しうる電流量を多くするという観点から見れば、電流制御用TFT2

02の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは50～100nm、さらに好ましくは60～80nm）ことも有効である。逆に、スイッチング用TFT201の場合はオフ電流値を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは20～50nm、さらに好ましくは25～40nm）ことも有効である。

【0055】

また、本実施例では電流制御用TFT202をシングルゲート構造で図示しているが、複数のTFTを直列につなげたマルチゲート構造としても良い。さらに、複数のTFTを並列につなげて実質的にチャネル形成領域を複数に分割し、熱の放射を高い効率で行えるようにした構造としても良い。このような構造は熱による劣化対策として有効である。

【0056】

次に、38は第1パッシベーション膜であり、膜厚は10nm～1 μ m（好ましくは200～500nm）とすれば良い。材料としては、珪素を含む絶縁膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。また、第1パッシベーション膜38に放熱効果を持たせることは有効である。

【0057】

第1パッシベーション膜38の上には、第2層間絶縁膜（平坦化膜）39を形成し、TFTによってできる段差の平坦化を行う。第2層間絶縁膜39としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。勿論、十分な平坦化が可能であれば、無機膜を用いても良い。

【0058】

第2層間絶縁膜39によってTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0059】

また、40は反射性の高い導電膜でなる画素電極（EL素子の陰極）であり、

第2層間絶縁膜39及び第1パッシベーション膜38にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用TFT202のドレイン配線37に接続されるように形成される。画素電極40としてはアルミニウム合金や銅合金など低抵抗な導電膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。

【0060】

次に発光層42が図1で説明したような薄膜形成装置により形成される。なお、ここでは一画素しか図示していないが、図1で説明したようにR（赤）、G（緑）、B（青）の各色に対応した発光層が同時に形成される。発光層とする有機EL材料としてはポリマー系材料を用いる。代表的なポリマー系材料としては、ポリパラフェニレンビニレン（PPV）系、ポリビニルカルバゾール（PVK）系、ポリフルオレン系などが挙げられる。

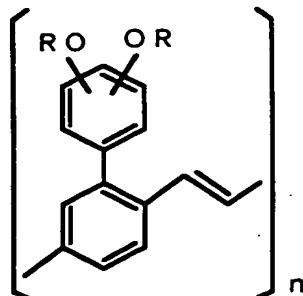
【0061】

なお、PPV系有機EL材料としては様々な型のものがあるが、例えば以下のような分子式が発表されている。

（「H. Shenk, H. Becker, O. Gelsen, E. Kluge, W. Kreuder, and H. Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceedings, 1999, p. 33-37」）

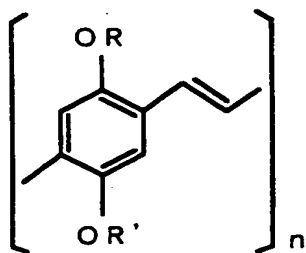
【0062】

【化1】



【0063】

【化 2】

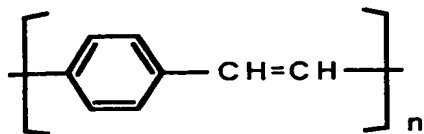


【0064】

また、特開平 10-92576 号公報に記載された分子式のポリフェニルビニルを用いることもできる。分子式は以下のようなになる。

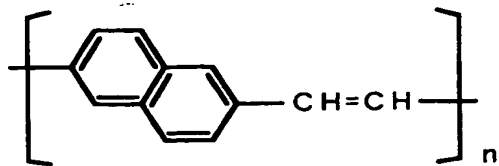
【0065】

【化 3】



【0066】

【化 4】

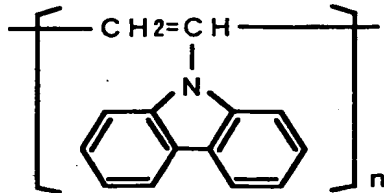


【0067】

また、PVK系有機EL材料としては以下のような分子式がある。

【0068】

【化5】



【0069】

ポリマー系有機EL材料はポリマーの状態で溶媒に溶かして塗布することでもできるし、モノマーの状態で溶媒に溶かして塗布した後に重合することでもできる。モノマーの状態で塗布した場合、まずポリマー前駆体が形成され、真空中で加熱することにより重合してポリマーになる。

【0070】

具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン、青色に発光する発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は30～150nm（好ましくは40～100nm）とすれば良い。

【0071】

また、発光層中に蛍光物質（代表的には、クマリン6、ルブレン、ナイルレッド、DCM、キナクリドン等）を添加して発光中心を蛍光物質に移し、所望の発光得ることも可能である。公知の蛍光物質は如何なるものを用いても良い。

【0072】

但し、以上の例は本願発明の発光層として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくない。本願発明では有機EL材料と溶媒との混合物を図1に示す方式により塗布して、溶媒を揮発させて除去する

ことにより発光層を形成する。従って、溶媒を揮発させる際に発光層のガラス転移温度を超えない組み合わせであれば如何なる有機 E L 材料を用いても良い。

【 0 0 7 3 】

また、代表的な溶媒としてはクロロフォルム、ジクロロメタン、 γ ブチラクトン、ブチルセルソルブ又は NMP (N-メチル-2-ピロリドン) が挙げられる。また、塗布液の粘度を上げるための添加剤を加えることも有効である。

【 0 0 7 4 】

さらに、発光層 4 2 を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行うことが望ましい。E L 層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、ドライ窒素雰囲気、ドライアルゴン雰囲気等が好ましい。そのためには、図 1 の薄膜形成装置を、不活性ガスを充填したクリーンブースに設置し、その雰囲気中で発光層の成膜工程を行うことが望ましい。

【 0 0 7 5 】

以上のようにして発光層 4 3 を形成したら、次に正孔注入層 4 3 が形成される。本実施形態では正孔注入層 4 3 として PEDOT (ポリチオフェン) または PAni (ポリアニリン) を用いる。これらの有機材料は水溶性であるため、発光層 4 2 を溶解させることなく形成することができる。膜厚は 5 ~ 3 0 nm (好ましくは 1 0 ~ 2 0 nm) で良い。

【 0 0 7 6 】

正孔注入層 4 3 の上には透明導電膜でなる陽極 4 4 が設けられる。本実施形態の場合、発光層 4 3 で生成された光は上面側に向かって (T F T の上方に向かって) 放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

【 0 0 7 7 】

陽極 4 4 まで形成された時点で E L 素子 2 0 3 が完成する。なお、ここでいう E L 素子 2 0 3 は、画素電極 (陰極) 4 0、正孔注入層 4 2、発光層 4 3 及び陽

極 44 で形成されたコンデンサを指す。図 3 に示すように画素電極 40 は画素の面積にほぼ一致するため、画素全体が EL 素子として機能する。従って、発光の利用効率が非常に高く、明るい画像表示が可能となる。

【0078】

また、本実施形態では画素電極 40 が陰極となるような構造としたため、発光層で発生した光は陽極側へ全て放射される。しかしながら、この EL 素子の構造を反対にして、画素電極が透明導電膜でなる陽極となるような構造とすることも可能である。この場合も発光層で発生した光が陽極側へ放射されるため、基板 11 側から光を観測するようになる。

【0079】

ところで、本実施形態では、陽極 44 の上にさらに第 2 パッシベーション膜 45 を設けている。第 2 パッシベーション膜 45 としては窒化珪素膜または窒化酸化珪素膜が好ましい。この目的は、外部と EL 素子とを遮断することであり、有機 EL 材料の酸化による劣化を防ぐ意味と、有機 EL 材料からの脱ガスを抑える意味との両方を併せ持つ。これにより EL 表示装置の信頼性が高められる。

【0080】

また、本願発明の EL 表示装置は図 2 のような構造の画素からなる画素部を有し、画素内において機能に応じて構造の異なる TFT が配置されている。これによりオフ電流値の十分に低いスイッチング用 TFT と、ホットキャリア注入に強い電流制御用 TFT とが同じ画素内に形成でき、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）EL 表示装置が得られる。

【0081】

なお、本実施形態ではトップゲート型 TFT を用いた例としてプレーナ型 TFT の構造を示したが、ボトムゲート型 TFT（典型的には逆スタガ型 TFT）であっても良い。本願発明は有機 EL 材料の成膜方法に特徴があり、画素内に配置される TFT の構造に限定はない。

【0082】

〔実施例 1〕

本発明の実施例について図 4 ～図 6 を用いて説明する。ここでは、画素部とそ

の周辺に設けられる駆動回路部のTFTを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるCMOS回路を図示することとする。

【0083】

まず、図4(A)に示すように、ガラス基板300上に下地膜301を300nmの厚さに形成する。本実施例では下地膜302として窒化酸化珪素膜を積層して用いる。この時、ガラス基板300に接する方の窒素濃度を10~25wt%としておく和良好的。また、下地膜301に放熱効果を持たせることは有効であり、DLC(ダイヤモンドライクカーボン)膜を設けても良い。

【0084】

次に下地膜301の上に50nmの厚さの非晶質珪素膜(図示せず)を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜(微結晶半導体膜を含む)であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は20~100nmの厚さであれば良い。

【0085】

そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜(多結晶シリコン膜若しくはポリシリコン膜ともいう)302を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、XeClガスを用いたエキシマレーザー光を用いて結晶化する。

【0086】

なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0087】

また、本実施例では結晶質珪素膜をTFTの活性層として用いるが、非晶質珪素膜を用いることも可能である。

【0088】

なお、オフ電流を低減する必要のあるスイッチング用 T F T の活性層を非晶質珪素膜で形成し、電流制御用 T F T の活性層を結晶質珪素膜で形成することは有効である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【0089】

次に、図4 (B) に示すように、結晶質珪素膜 302 上に酸化珪素膜でなる保護膜 303 を 130 nm の厚さに形成する。この厚さは 100 ~ 200 nm (好ましくは 130 ~ 170 nm) の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜 303 は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【0090】

そして、その上にレジストマスク 304 a、304 b を形成し、保護膜 303 を介して n 型を付与する不純物元素 (以下、n 型不純物元素という) を添加する。なお、n 型不純物元素としては、代表的には周期表の 15 族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン (PH_3) を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを $1 \times 10^{18} \text{ atoms/cm}^3$ の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【0091】

この工程により形成される n 型不純物領域 305、306 には、n 型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ (代表的には $5 \times 10^{17} \sim 5 \times 10^{18} \text{ atoms/cm}^3$) の濃度で含まれるようにドーズ量を調節する。

【0092】

次に、図4 (C) に示すように、保護膜 303 を除去し、添加した n 型不純物元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不

純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜 3 0 3 をつけたままレーザー光を照射しても良い。

【 0 0 9 3 】

なお、このレーザー光による不純物元素の活性化に際して、熱処理（ファーンエスアニール）による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して 4 5 0 ～ 5 5 0 ℃ 程度の熱処理を行えば良い。

【 0 0 9 4 】

この工程により n 型不純物領域 3 0 5、3 0 6 の端部、即ち、n 型不純物領域 3 0 5、3 0 6 の周囲に存在する n 型不純物元素を添加していない領域との境界部（接合部）が明確になる。このことは、後に T F T が完成した時点において、L D D 領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【 0 0 9 5 】

次に、図 4（D）に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜（以下、活性層という）3 0 7 ～ 3 1 0 を形成する。

【 0 0 9 6 】

次に、図 4（E）に示すように、活性層 3 0 7 ～ 3 1 0 を覆ってゲート絶縁膜 3 1 1 を形成する。ゲート絶縁膜 3 1 1 としては、1 0 ～ 2 0 0 n m、好ましくは 5 0 ～ 1 5 0 n m の厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では 1 1 0 n m 厚の窒化酸化珪素膜を用いる。

【 0 0 9 7 】

次に、2 0 0 ～ 4 0 0 n m 厚の導電膜を形成し、パターニングしてゲート電極 3 1 2 ～ 3 1 6 を形成する。なお、本実施例ではゲート電極と、ゲート電極に電氣的に接続された引き回しのための配線（以下、ゲート配線という）とを別の材料で形成する。具体的にはゲート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成してしまっても構わない。

【0098】

また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には $2\ \mu\text{m}$ 以下の線幅にパターニング可能な材料が好ましい。

【0099】

代表的には、タンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、クロム (Cr)、シリコン (Si) から選ばれた元素でなる膜、または前記元素の窒化物膜（代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜）、または前記元素を組み合わせた合金膜（代表的には Mo-W 合金、Mo-Ta 合金）、または前記元素のシリサイド膜（代表的にはタングステンシリサイド膜、チタンシリサイド膜）を用いることができる。勿論、単層で用いても積層して用いても良い。

【0100】

本実施例では、 $30\ \text{nm}$ 厚の窒化タングステン (WN) 膜と、 $370\ \text{nm}$ 厚のタングステン (W) 膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとして Xe、Ne 等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【0101】

またこの時、ゲート電極 313、316 はそれぞれ n 型不純物領域 305、306 の一部とゲート絶縁膜 311 を介して重なるように形成する。この重なった部分が後にゲート電極と重なった LDD 領域となる。

【0102】

次に、図 5 (A) に示すように、ゲート電極 312 ~ 316 をマスクとして自己整合的に n 型不純物元素（本実施例ではリン）を添加する。こうして形成される不純物領域 317 ~ 323 には n 型不純物領域 305、306 の $1/2 \sim 1/10$ （代表的には $1/3 \sim 1/4$ ）の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18}\ \text{atoms/cm}^3$ （典型的には $3 \times 10^{17} \sim 3 \times 10^{18}\ \text{atoms/cm}^3$ ）の濃度が好ましい。

【0103】

次に、図5（B）に示すように、ゲート電極等を覆う形でレジストマスク324a～324cを形成し、n型不純物元素（本実施例ではリン）を添加して高濃度にリンを含む不純物領域325～331を形成する。ここでもフォスフィン（ PH_3 ）を用いたイオンドープ法で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $2 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ ）となるように調節する。

【0104】

この工程によってnチャネル型TFTのソース領域若しくはドレイン領域が形成されるが、スイッチング用TFTでは、図5（A）の工程で形成したn型不純物領域320～322の一部を残す。この残された領域が、図2におけるスイッチング用TFTのLDD領域15a～15dに相当する。

【0105】

次に、図5（C）に示すように、レジストマスク324a～324cを除去し、新たにレジストマスク332を形成する。そして、p型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含む不純物領域333、334を形成する。ここではジボラン（ B_2H_6 ）を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $5 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ ）濃度となるようにボロンを添加する。

【0106】

なお、不純物領域333、334には既に $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にP型に反転し、P型の不純物領域として機能する。

【0107】

次に、レジストマスク332を除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーネスアニール法、レーザーアニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、 550°C 、4時間の熱処理を行う。

【0 1 0 8】

このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は 1 p p m 以下、好ましくは 0. 1 p p m 以下とすることが望ましい。

【0 1 0 9】

次に、活性化工程が終了したら 3 0 0 n m 厚のゲート配線 3 3 5 を形成する。ゲート配線 3 3 5 の材料としては、アルミニウム (A l) 又は銅 (C u) を主成分 (組成として 5 0 ~ 1 0 0 % を占める。) とする金属膜を用いれば良い。配置としては図 3 のゲート配線 2 1 1 のように、スイッチング用 T F T のゲート電極 3 1 4、3 1 5 (図 3 のゲート電極 1 9 a、1 9 b に相当する) を電氣的に接続するように形成する。(図 5 (D))

【0 1 1 0】

このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域 (画素部) を形成することができる。即ち、画面の大きさが対角 1 0 インチ以上 (さらには 3 0 インチ以上) の E L 表示装置を実現する上で、本実施例の画素構造は極めて有効である。

【0 1 1 1】

次に、図 6 (A) に示すように、第 1 層間絶縁膜 3 3 6 を形成する。第 1 層間絶縁膜 3 3 6 としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は 4 0 0 n m ~ 1. 5 μ m とすれば良い。本実施例では、2 0 0 n m 厚の窒化酸化珪素膜の上に 8 0 0 n m 厚の酸化珪素膜を積層した構造とする。

【0 1 1 2】

さらに、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 4 5 0 $^{\circ}$ C で 1 ~ 1 2 時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不對結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い。

【0 1 1 3】

なお、水素化処理は第1層間絶縁膜336を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成しても構わない。

【0 1 1 4】

次に、第1層間絶縁膜336に対してコンタクトホールを形成し、ソース配線337～340と、ドレイン配線341～343を形成する。なお、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0 1 1 5】

次に、50～500nm（代表的には200～300nm）の厚さで第1パッシベーション膜344を形成する。本実施例では第1パッシベーション膜344として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。なお、窒化酸化珪素膜の形成に先立って H_2 、 NH_3 等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜336に供給され、熱処理を行うことで、第1パッシベーション膜344の膜質が改善される。それと同時に、第1層間絶縁膜336に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【0 1 1 6】

次に、図6（B）に示すように有機樹脂からなる第2層間絶縁膜345を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第2層間絶縁膜345は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではTF Tによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1～5 μm （さらに好ましくは2～4 μm ）とすれば良い。

【0 1 1 7】

次に、第2層間絶縁膜345及び第1パッシベーション膜344にドレイン配線343に達するコンタクトホールを形成し、画素電極346を形成する。本実

施例では画素電極 346 として 300 nm 厚のアルミニウム合金膜（1 wt% のチタンを含有したアルミニウム膜）を形成する。

【0118】

次に、図 6（C）に示すように、樹脂材料でなるバンク 347 を形成する。バンク 347 は 1～2 μ m 厚のアクリル膜またはポリイミド膜をパターニングして形成すれば良い。このバンク 347 は図 3 に示したように、画素と画素との間にストライプ状に形成される。本実施例ではソース配線 339 に沿って形成するがゲート配線 336 に沿って形成しても良い。

【0119】

次に、発光層 348 を、図 1 を用いて説明した薄膜形成装置を用いた成膜工程により形成する。具体的には、発光層 348 となる有機 EL 材料をクロロフォルム、ジクロロメタン、キシレン、トルエン、テトラヒドロフラン等の溶媒に溶かして塗布し、その後、熱処理を行うことにより溶媒を揮発させる。こうして有機 EL 材料でなる被膜（発光層）が形成される。

【0120】

なお、本実施例では一画素しか図示されていないが、このとき同時に赤色に発光する発光層、緑色に発光する発光層及び青色に発光する発光層が形成される。本実施例では、赤色に発光する発光層としてシアノポリフェニレンビニレン、緑色に発光する発光層としてポリフェニレンビニレン、青色に発光する発光層としてポリアルキルフェニレンを各々 50 nm の厚さに形成する。また、溶媒としては 1，2-ジクロロメタンを用い、80～150℃のホットプレートで 1～5 分の熱処理を行って揮発させる。

【0121】

次に、正孔注入層 349 を 20 nm の厚さに形成する。正孔注入層 349 は全ての画素に共通で設ければ良いので、スピンコート法または印刷法を用いて形成すれば良い。本実施例ではポリチオフェン（PEDOT）を水溶液として塗布し、100～150℃のホットプレートで 1～5 分の熱処理を行って水分を揮発させる。この場合、ポリフェニレンビニレンやポリアルキルフェニレンが水に溶けないため、発光層 348 を溶解させることなく正孔注入層 349 を形成すること

が可能である。

【0 1 2 2】

なお、正孔注入層 3 4 9 として低分子系有機 E L 材料を用いることも可能である。その場合は、蒸着法を用いて形成すれば良い。

【0 1 2 3】

本実施例では発光層及び正孔注入層でなる 2 層構造とするが、その他に正孔輸送層、電子注入層、電子輸送層等を設けても構わない。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

【0 1 2 4】

発光層 3 4 8 及び正孔注入層 3 4 9 を形成したら、透明導電膜でなる陽極 3 5 0 を 1 2 0 n m の厚さに形成する。本実施例では、酸化インジウムに 1 0 ~ 2 0 w t % の酸化亜鉛を添加した透明導電膜を用いる。成膜方法は、発光層 3 4 8 や正孔注入層 3 4 9 を劣化させないように室温で蒸着法により形成することが好ましい。

【0 1 2 5】

陽極 3 5 0 を形成したら、プラズマ C V D 法により窒化酸化珪素膜でなる第 2 パッシベーション膜 3 5 1 を 3 0 0 n m の厚さに形成する。このときも成膜温度に留意する必要がある。成膜温度を下げるにはリモートプラズマ C V D 法を用いると良い。

【0 1 2 6】

こうして図 6 (C) に示すような構造のアクティブマトリクス基板が完成する。なお、バンク 3 4 7 を形成した後、パッシベーション膜 3 5 1 を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の薄膜形成装置を用いて、大気解放せずに連続的に処理することは有効である。

【0 1 2 7】

ところで、本実施例のアクティブマトリクス基板は、画素部だけでなく駆動回路部にも最適な構造の T F T を配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

【0 1 2 8】

まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有するTFTを、駆動回路部を形成するCMOS回路のnチャネル型TFT 205として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路（サンプル及びホールド回路）などが含まれる。デジタル駆動を行う場合には、D/Aコンバータなどの信号変換回路も含まれうる。

【0129】

本実施例の場合、図6（C）に示すように、nチャネル型205の活性層は、ソース領域355、ドレイン領域356、LDD領域357及びチャネル形成領域358を含み、LDD領域357はゲート絶縁膜311を介してゲート電極313と重なっている。この構造は電流制御用TFT 202と同一である。

【0130】

ドレイン領域側のみにLDD領域を形成しているのは、動作速度を落とさないための配慮である。また、このnチャネル型TFT 205はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方がよい。従って、LDD領域357は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0131】

また、CMOS回路のpチャネル型TFT 206は、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。勿論、nチャネル型TFT 205と同様にLDD領域を設け、ホットキャリア対策を講じることが可能である。

【0132】

なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用TFTと電流制御用TFTの中間の機能を有するTFTを配置することが望ましい。

【0133】

従って、サンプリング回路を形成するnチャネル型TFETは、図10に示すような構造のTFETを配置することが望ましい。図9に示すように、LDD領域901a、901bの一部がゲート絶縁膜902を介してゲート電極903と重なる。この効果は電流制御用TFET202の説明で述べた通りであり、サンプリング回路の場合はチャネル形成領域904を挟む形で設ける点が異なる。

【0134】

なお、実際には図6(C)まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）や透光性のシーリング材でパッケージング（封入）することが好ましい。その際、シーリング材の内部を不活性雰囲気にしたり、内部に吸湿性材料（例えば酸化バリウム）を配置するとEL素子の信頼性が向上する。

【0135】

また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ（フレキシブルプリントサーキット：FPC）を取り付けて製品として完成する。このような出荷できる状態にまでした状態を本明細書中ではEL表示装置（またはELモジュール）をという。

【0136】

ここで本実施例のアクティブマトリクス型EL表示装置の構成を図7の斜視図を用いて説明する。本実施例のアクティブマトリクス型EL表示装置は、ガラス基板701上に形成された、画素部702と、ゲート側駆動回路703と、ソース側駆動回路704を含む。画素部のスイッチング用TFET705はnチャネル型TFETであり、ゲート側駆動回路703に接続されたゲート配線706、ソース側駆動回路704に接続されたソース配線707の交点に配置されている。また、スイッチング用TFET705のドレインは電流制御用TFET708のゲートに接続されている。

【0137】

さらに、電流制御用TFET706のソース側は電源供給線709に接続される。本実施例のような構造では、電源供給線709には接地電位（アース電位）が

与えられている。また、電流制御用 T F T 7 0 8 のドレインには E L 素子 7 1 0 が接続されている。また、この E L 素子 7 1 0 の陽極には所定の電圧（3 ～ 1 2 V、好ましくは 3 ～ 5 V）が加えられる。

【 0 1 3 8 】

そして、外部入出力端子となる F P C 7 1 1 には駆動回路部まで信号を伝達するための接続配線 7 1 2、7 1 3、及び電源供給線 7 0 9 に接続された接続配線 7 1 4 が設けられている。

【 0 1 3 9 】

また、図 7 に示した E L 表示装置の回路構成の一例を図 8 に示す。本実施例の E L 表示装置は、ソース側駆動回路 8 0 1、ゲート側駆動回路（A）8 0 7、ゲート側駆動回路（B）8 1 1、画素部 8 0 6 を有している。なお、本明細書中において、駆動回路部とはソース側処理回路およびゲート側駆動回路を含めた総称である。

【 0 1 4 0 】

ソース側駆動回路 8 0 1 は、シフトレジスタ 8 0 2、レベルシフタ 8 0 3、バッファ 8 0 4、サンプリング回路（サンプル及びホールド回路）8 0 5 を備えている。また、ゲート側駆動回路（A）8 0 7 は、シフトレジスタ 8 0 8、レベルシフタ 8 0 9、バッファ 8 1 0 を備えている。ゲート側駆動回路（B）8 1 1 も同様な構成である。

【 0 1 4 1 】

ここでシフトレジスタ 8 0 2、8 0 8 は駆動電圧が 5 ～ 1 6 V（代表的には 1 0 V）であり、回路を形成する C M O S 回路に使われる n チャネル型 T F T は図 6（C）の 2 0 5 で示される構造が適している。

【 0 1 4 2 】

また、レベルシフタ 8 0 3、8 0 9、バッファ 8 0 4、8 1 0 はシフトレジスタと同様に、図 6（C）の n チャネル型 T F T 2 0 5 を含む C M O S 回路が適している。なお、ゲート配線をダブルゲート構造、トリプルゲート構造といったマルチゲート構造とすることは、各回路の信頼性を向上させる上で有効である。

【 0 1 4 3 】

また、サンプリング回路 805 はソース領域とドレイン領域が反転する上、オフ電流値を低減する必要があるので、図 10 の n チャネル型 T F T 208 を含む C M O S 回路が適している。

【0144】

また、画素部 806 は図 2 に示した構造の画素を配置する。

【0145】

なお、上記構成は、図 4 ～ 6 に示した作製工程に従って T F T を作製することによって容易に実現することができる。また、本実施例では画素部と駆動回路部の構成のみ示しているが、本実施例の作製工程に従えば、その他にも信号分割回路、D/A コンバータ回路、オペアンプ回路、 γ 補正回路など駆動回路以外の論理回路を同一基板上に形成することが可能であり、さらにはメモリ部やマイクロプロセッサ等を形成しうると考えている。

【0146】

さらに、シーリング材をも含めた本実施例の E L モジュールについて図 11 (A)、(B) を用いて説明する。なお、必要に応じて図 7、図 8 で用いた符号を引用することにする。

【0147】

図 11 (A) は、図 7 に示した状態にシーリング構造を設けた状態を示す上面図である。点線で示された 702 は画素部、703 はゲート側駆動回路、704 はソース側駆動回路である。本願発明のシーリング構造は、図 7 の状態に対して充填材 (図示せず)、カバー材 1101、シール材 (図示せず) 及びフレーム材 1102 を設けた構造である。

【0148】

ここで、図 11 (A) を A-A' で切断した断面図を図 11 (B) に示す。なお、図 11 (A)、(B) では同一の部位に同一の符号を用いている。

【0149】

図 11 (B) に示すように、基板 701 上には画素部 702、ゲート側駆動回路 703 が形成されており、画素部 702 は電流制御用 T F T 202 とそれに電氣的に接続された画素電極 346 を含む複数の画素により形成される。また、ゲ

ート側駆動回路 7 0 3 は n チャンネル型 T F T 2 0 5 と p チャンネル型 T F T 2 0 6 とを相補的に組み合わせた C M O S 回路を用いて形成される。

【 0 1 5 0 】

画素電極 3 4 6 は E L 素子の陰極として機能する。また、画素電極 3 4 6 の両端にはバンク 3 4 7 が形成され、バンク 3 4 7 の内側に発光層 3 4 8、正孔注入層 3 4 9 が形成される。また、その上には E L 素子の陽極 3 5 0、第 2 パッシベーション膜 3 5 1 が形成される。勿論、発明の実施の形態にも述べたように E L 素子の構造を反対とし、画素電極を陽極としても構わない。

【 0 1 5 1 】

本実施例の場合、陽極 3 5 0 は全画素に共通の配線としても機能し、接続配線 7 1 2 を経由して F P C 7 1 1 に電氣的に接続されている。さらに、画素部 7 0 2 及びゲート側駆動回路 7 0 3 に含まれる素子は全て第 2 パッシベーション膜 3 5 1 で覆われている。この第 2 パッシベーション膜 3 5 1 は省略することも可能であるが、各素子を外部と遮断する上で設けた方が好ましい。

【 0 1 5 2 】

次に、E L 素子を覆うようにして充填材 1 1 0 3 を設ける。この充填材 1 1 0 3 はカバー材 1 1 0 1 を接着するための接着剤としても機能する。充填材 1 1 0 3 としては、P V C (ポリビニルクロライド)、エポキシ樹脂、シリコーン樹脂、P V B (ポリビニルブチラル) または E V A (エチレンビニルアセテート) を用いることができる。この充填材 1 1 0 3 の内部に乾燥剤 (図示せず) を設けておくと、吸湿効果を保ち続けられるので好ましい。このとき、乾燥剤は充填材に添加されたものであっても良いし、充填材に封入されたものであっても良い。但し、本実施例の場合は充填材 1 1 0 3 側に発光するため、透光性の充填材を用いる。

【 0 1 5 3 】

また、本実施例ではカバー材 1 1 0 1 としては、ガラス板、FRP (Fiberglass-Reinforced Plastics) 板、P V F (ポリビニルフロライド) フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリルフィルムを用いることができる。本実施例の場合はカバー材 1 1 0 1 も充填材同様に透光性でなければな

らない。なお、充填材 1 1 0 3 の内部に予め酸化バリウム等の吸湿剤を添加しておくことは有効である。

【0 1 5 4】

次に、充填材 1 1 0 3 を用いてカバー材 1 1 0 1 を接着した後、充填材 1 1 0 3 の側面（露呈面）を覆うようにフレーム材 1 1 0 2 を取り付ける。フレーム材 1 1 0 2 はシール材（接着剤として機能する）1 1 0 4 によって接着される。このとき、シール材 1 1 0 4 としては、光硬化性樹脂を用いるのが好ましいが、E L 層の耐熱性が許せば熱硬化性樹脂を用いても良い。なお、シール材 1 1 0 4 はできるだけ水分や酸素を透過しない材料であることが望ましい。また、シール材 1 1 0 4 の内部に乾燥剤を添加してあっても良い。

【0 1 5 5】

以上のような方式を用いて E L 素子を充填材 1 1 0 3 に封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い E L 表示装置を作製することができる。

【0 1 5 6】

〔実施例 2〕

実施例 1 では赤色、緑色または青色に発光する三種類のストライプ状の発光層を、同時に縦方向または横方向に形成する例を示した。本実施例では、ストライプ状の発光層を長手方向において複数に分割して形成する例を示す。

【0 1 5 7】

図 1 2 (A) に示すように、基板 1 1 0 上には T F T によって画素部 1 1 1、ソース側駆動回路 1 1 2、ゲート側駆動回路 1 1 3 が形成され、画素部 1 1 1 はバンク 1 2 0 1 によってマトリクス状に分割されている。本実施例の場合、バンク 1 2 0 1 によって仕切られた一つの升目 1 2 0 2 の中には、図 1 2 (B) に示すように複数の画素 1 2 0 3 が配置されている。但し、画素数に限定はない。

【0 1 5 8】

このような状態で図 1 の薄膜形成装置を用いて発光層として機能する有機 E L 材料の成膜工程を行う。この場合もヘッド部 1 1 5 によって同時に赤色用塗布液

1 1 4 a、緑色用塗布液 1 1 4 b及び青色用塗布液 1 1 4 cを塗り分ける。

【0 1 5 9】

本実施例の特徴は、前述の升目 1 2 0 2 ごとに塗布液 1 1 4 a～1 1 4 cを塗り分けることができる点にある。即ち、図 1 の方式ではストライプ状に赤、緑、青の各色の塗布液を塗り分けることしかできないが、本実施例では升目ごとに色の配置が自由である。従って、図 1 2 に示すように、任意の升目に塗布する塗布液の色を列（または行）ごとにずらしていくような配置も可能である。

【0 1 6 0】

また、升目 1 2 0 2 の中に一つの画素を設けるようなこともでき、その場合は一般的にデルタ配置と呼ばれる画素構造（R G B の各々に対応する画素が常に三角形を作るように配置された画素構造）とすることもできる。

【0 1 6 1】

本実施例を実施するためにヘッド部 1 1 5 に与える動作は次のようになる。まず、ヘッド部 1 1 5 を a で示される矢印の方向に動かして三つの升目（赤、緑、青に対応するの各々の升目）の中を完全に塗布液に浸す。それが終了したら、ヘッド部 1 1 5 を b で示される矢印の方向に動かして次の三つの升目に対して塗布液を塗布する。この動作を繰り返して画素部に塗布液を塗布していき、その後、熱処理により溶媒を揮発させて有機 E L 材料を形成する。

【0 1 6 2】

従来例で述べたインクジェット法では、液滴を塗布していくことになるため形成される有機 E L 材料は円形になってしまう。そのため、細長い画素全体を被覆することは困難である。特に、実施例 1 のように画素全体が発光領域として機能する場合、画素全体に有機 E L 材料を被覆する必要がある。その点、本実施例は a で示される矢印の方向にヘッド部 1 1 5 が動くことで升目内を完全に塗布液で満たすことができるというメリットがある。

【0 1 6 3】

なお、本実施例は実施例 1 で説明した E L 表示装置の作製に用いることが可能である。バンク 1 2 0 1 はパターンニングによりマトリクス状に形成すればよいし、ヘッド部 1 1 5 の動作は電氣的に制御すれば良い。

【0 1 6 4】

〔実施例 3〕

本実施例では本願発明をパッシブ型（単純マトリクス型）の E L 表示装置に用いた場合について説明する。説明には図 1 3 を用いる。図 1 3 において、1 3 0 1 はプラスチック基板、1 3 0 2 はアルミニウム合金膜でなる陰極である。本実施例では、陰極 1 3 0 2 を蒸着法により形成する。なお、図 1 3 では図示されていないが、複数本の陰極が紙面に垂直な方向へストライプ状に配列されている。

【0 1 6 5】

また、ストライプ状に配列された陰極 1 3 0 2 の間を埋めるようにバンク 1 3 0 3 が形成される。バンク 1 3 0 3 は陰極 1 3 0 2 に沿って紙面に垂直な方向に形成されている。

【0 1 6 6】

次に、ポリマー系有機 E L 材料でなる発光層 1 3 0 4 a ~ 1 3 0 4 c が図 1 の薄膜形成装置を用いた成膜方法により形成される。勿論、1 3 0 4 a は赤色に発光する発光層、1 3 0 4 b は緑色に発光する発光層、1 3 0 4 c は青色に発光する発光層である。用いる有機 E L 材料は実施例 1 と同様のものを用いれば良い。これらの発光層はバンク 1 3 0 2 によって形成された溝に沿って形成されるため、紙面に垂直な方向にストライプ状に配列される。

【0 1 6 7】

その後、全画素に共通な正孔注入層 1 3 0 5 がスピンコート法や蒸着法により形成される。この正孔注入層も実施例 1 と同様のもので良い。また、正孔注入層 1 3 0 5 の上には透明導電膜でなる陽極 1 3 0 6 が形成される。本実施例では、透明導電膜として酸化インジウムと酸化亜鉛との化合物を蒸着法により形成する。なお、図 1 3 では図示されていないが、複数本の陽極が紙面に平行な方向が長手方向となり、且つ、陰極 1 3 0 2 と直交するようにストライプ状に配列されている。また、図示されないが陽極 1 3 0 6 は所定の電圧が加えられるように、後に F P C が取り付けられる部分まで配線が引き出されている。

【0 1 6 8】

また、ここでは図示していないが陽極 1 3 0 6 を形成したら、パッシベーション

ン膜として窒化珪素膜を設けても良い。

【0169】

以上のようにして基板 1 3 0 1 上に E L 素子を形成する。なお、本実施例では下側の電極が遮光性の陰極となっているため、発光層 1 3 0 4 a ~ 1 3 0 4 c で発生した光は上面（基板 1 3 0 1 とは反対側）に放射される。しかしながら、E L 素子の構造を反対にし、下側の電極を透光性の陽極とすることもできる。その場合、発光層 1 3 0 4 a ~ 1 3 0 4 c で発生した光は下面（基板 1 3 0 1）に放射されることになる。

【0170】

次に、カバー材 1 3 0 7 としてプラスチック板を用意する。その表面には必要に応じて遮光膜またはカラーフィルターが形成されていても良い。本実施例の構造では E L 素子から発した光がカバー材 1 3 0 7 を透過して観測者の目に入るため、カバー材 1 3 0 7 は透光性である。本実施例ではプラスチック板を用いているが、ガラス板、P V F フィルムなどの透光性基板（または透光性フィルム）を用いても良い。勿論、前述のように E L 素子の構造を反対にした場合、カバー材は遮光性であっても良いので、セラミックス基板等を用いることができる。

【0171】

こうしてカバー材 1 3 0 7 を用意したら、乾燥剤（図示せず）として酸化バリウムを添加した充填材 1 3 0 8 によりカバー材 1 3 0 7 を貼り合わせる。その後、紫外線硬化樹脂でなるシール材 1 3 0 9 を用いてフレーム材 1 3 1 0 を取り付ける。本実施例ではフレーム材 1 3 1 0 としてステンレス材を用いる。最後に導電性ペースト 1 3 1 1 を介して F P C 1 3 1 2 を取り付けてパッシブ型の E L 表示装置が完成する。

【0172】

〔実施例 4〕

図 1 1 (A) の向きに本願発明のアクティブマトリクス型 E L 表示装置を見た時、画素列は縦方向に形成しても良いし、横方向に形成しても良い。即ち、縦方向に画素列を形成した場合は、図 1 4 (A) のような配置となり、横方向に画素列を形成した場合は、図 1 4 (B) のような配置となる。

【0 1 7 3】

図 1 4 (A) において、1 4 0 1 は縦方向にストライプ状に形成されたバンク、1 4 0 2 a は赤色に発光する E L 層、1 4 0 2 b は緑色に発光する E L 層である。勿論、緑色に発光する E L 層 1 4 0 2 b の隣には青色に発光する E L 層（図示せず）が形成される。なお、バンク 1 4 0 1 は絶縁膜を介したソース配線の上方に、ソース配線に沿って形成される。

【0 1 7 4】

ここでいう E L 層とは、発光層、電荷注入層、電荷輸送層等の発光に寄与する有機 E L 材料でなる層を指している。発光層単層とする場合もありうるが、例えば正孔注入層と発光層とを積層した場合はその積層膜を E L 層と呼ぶ。

【0 1 7 5】

このとき、点線で示される画素 1 4 0 3 の相互の距離 (D) は、E L 層の膜厚 (t) の 5 倍以上（好ましくは 1 0 倍以上）とすることが望ましい。これは、 $D < 5 t$ では画素間でクロストークの問題が発生しうるからである。なお、距離 (D) が離れすぎても高精細な画像が得られなくなるので、 $5 t < D < 5 0 t$ （好ましくは $1 0 t < D < 3 5 t$ ）とすることが好ましい。

【0 1 7 6】

また、図 1 4 (B) において、1 4 0 4 は横方向にストライプ状に形成されたバンク、1 4 0 5 a は赤色に発光する E L 層、1 4 0 5 b は緑色に発光する E L 層である。1 4 0 5 c は緑色に発光する E L 層である。なお、バンク 1 4 0 4 は絶縁膜を介したゲート配線の上方に、ゲート配線に沿って形成される。

【0 1 7 7】

この場合も点線で示される画素 1 4 0 6 の相互の距離 (D) は、E L 層の膜厚 (t) の 5 倍以上（好ましくは 1 0 倍以上）、さらに好ましくは $5 t < D < 5 0 t$ （好ましくは $1 0 t < D < 3 5 t$ ）とすると良い。

【0 1 7 8】

本実施例の構成は、実施例 1 ～ 3 のいずれの構成と組み合わせて実施しても良い。本実施例のように E L 層の膜厚と画素間の距離との関係を規定することでクロストークのない高精細な画像表示が可能となる。

【0 1 7 9】

〔実施例 5〕

実施例 1 では赤色に発光する発光層、緑色に発光する発光層、青色に発光する発光層の全てを図 1 の薄膜形成装置を用いて形成する例を示しているが、図 1 の薄膜形成装置を用いる発光層は赤色用、緑色用または青色用の少なくとも一つであっても良い。

【0 1 8 0】

即ち、図 1 (B) においてノズル 1 1 6 c (青色発光層用塗布液 1 1 4 c を塗布するためのノズル) を省略し、青色発光層用塗布液 1 1 4 c を他の手段で塗布することも可能である。その例を図 1 5 に示す。

【0 1 8 1】

図 1 5 は本実施例の構成を実施例 3 に示したパッシブ型 E L 表示装置に用いた場合の例である。基本的な構造は図 1 3 に示したパッシブ型 E L 表示装置と同じであるので異なる点のみを符号を変えて説明する。

【0 1 8 2】

図 1 5 では、基板 1 3 0 1 上に陰極 1 3 0 2 を形成したら、図 1 の薄膜形成装置を用いて赤色に発光する発光層 1 3 0 4 a、緑色に発光する発光層 1 3 0 4 b を形成する。そして、その上に青色に発光する発光層 1 5 0 1 をスピンコート法、印刷法または蒸着法により形成する。さらに、正孔注入層 1 3 0 5、陽極 1 3 0 6 を形成する。

【0 1 8 3】

この後は、実施例 3 の説明に従って、充填材 1 3 0 8、カバー材 1 3 0 7、シール材 1 3 0 9、フレーム材 1 3 1 0、導電性ペースト 1 3 1 1 及び F P C 1 3 1 2 を形成すれば図 1 5 のパッシブ型 E L 表示装置が完成する。

【0 1 8 4】

本実施例の場合、赤色に発光する発光層 1 3 0 4 a 及び緑色に発光する発光層 1 3 0 4 b と、青色に発光する発光層 1 5 0 1 とが異なる手段で形成されている点に特徴がある。勿論、色の組み合わせは自由であり、上記青色に発光する発光層の代わりに緑色に発光する発光層をスピンコート法、印刷法または蒸着法で形

成しても良い。

【0 1 8 5】

また、緑色に発光する発光層を図 1 の注入装置を用いて形成し、赤色に発光する発光層及び青色に発光する発光層をスピンコート法、印刷法または蒸着法で形成することも可能である。この場合も色の組み合わせは自由である。

【0 1 8 6】

本実施例の構成によれば、赤色発光用画素、緑色発光用画素または青色発光用画素の少なくとも一つは、異なる二種類の発光層を積層した構造を発光層として有することになる。この場合、エネルギー移動により二種類の発光層のどちらか一方の色に発光するが、どちらの色に発光するかは予め調べられるので、最終的に赤、緑、青の三種類の発光が得られるように設計すれば良い。

【0 1 8 7】

上記のように発光層が積層構造でなる利点としてはピンホールによる短絡の可能性が低くなる点が挙げられる。発光層は非常に薄いため、ピンホールによる陰極と陽極との短絡が問題となる。しかしながら、積層構造とすることでピンホールの穴埋めが行われ、短絡の可能性を大幅に減じることができる。そういった意味で、積層構造の上層側に設ける発光層を、ピンホールの発生しにくい蒸着法により形成することは有効である。

【0 1 8 8】

なお、本実施例ではパッシブ型 E L 表示装置を例にとって説明したが、アクティブマトリクス型 E L 表示装置に用いること可能である。従って、本実施例の構成は実施例 1 ～ 4 のいずれの構成とも自由に組み合わせて実施することが可能である。

【0 1 8 9】

〔実施例 6〕

図 1 に示したヘッド部 1 1 5 はノズルが三つ取り付けられている例を示したが、さらに複数の画素列に対応させて三つ以上のノズルを設けても良い。その一例を図 1 6 に示す。なお、図面中の R、G、B の文字は各々赤、緑、青に対応している。

【0190】

図16は画素部に形成された画素列全てに対して一括で有機EL材料（厳密には塗布液）を塗布する例を示している。即ち、ヘッド部1601には画素列の本数と同じ数でノズルが取り付けられている。このような構成とすることで一回の走査で全ての画素列に塗布することが可能となり、飛躍的にスループットが向上する。

【0191】

また、画素部を複数のゾーンに分けて、そのゾーンの中に含まれる画素列の本数と同じ数でノズルを設けたヘッド部を用いても良い。即ち、画素部を n 個のゾーンに分割したとすると、 n 回走査すれば全ての画素列に有機EL材料（厳密には塗布液）を塗布することができる。

【0192】

実際には画素のサイズが数十 μm と小さい場合もあるため、画素列の幅も数十 μm 程度となる場合がある。そのような場合、横一列にノズルを並べることは困難となるため、ノズルの配置を工夫する必要がある。

【0193】

図17に示したのは、ヘッド部に対するノズルの取り付け位置を変えた例である。図17(A)はヘッド部51に斜めに位置をずらしながらノズル52a~52cを形成した例である。なお、52aは赤色発光層用塗布液を塗布するためのノズル、52bは緑色発光層用塗布液を塗布するためのノズル、52cは青色発光層用塗布液を塗布するためのノズルである。また、矢印の1本1本は画素列に対応する。

【0194】

そして、53で示されるようにノズル52a~52cを一つの単位として考え、一つ乃至複数個の単位がヘッド部に設けられている。この単位53は、一つであれば3本の画素列に対して同時に有機EL材料を塗布することになるし、 n 個あれば $3n$ 本の画素列に対して同時に有機EL材料を塗布することになる。

【0195】

このような構成とすることで、ノズルの配置スペースの自由度が高められ、無

理なく高精細な画素部に本願発明を実施することが可能となる。また、図 1 7 (A) のヘッド部 5 1 を用いて、画素部にある全ての画素列を一括で処理することもできるし、画素部を複数のゾーンに分割して数回に分けて処理することも可能である。

【0 1 9 6】

次に、図 1 7 (B) に示すヘッド部 5 4 は、図 1 7 (A) の変形であり、一つの単位 5 5 に含まれるノズルの数を増やした場合の例である。即ち、単位 5 5 の中には赤色発光層用塗布液を塗布するためのノズル 5 6 a、緑色発光層用塗布液を塗布するためのノズル 5 6 b、青色発光層用塗布液を塗布するためのノズル 5 6 c が 2 個ずつ含まれ、一つの単位 5 5 によって合計 6 本の画素列に同時に有機 E L 材料が塗布されることになる。

【0 1 9 7】

本実施例では上記単位 5 5 が一つ乃至複数個だけ設けられ、単位 5 5 が、一つであれば 6 本の画素列に対して同時に有機 E L 材料を塗布することになるし、 n 個あれば $6n$ 本の画素列に対して同時に有機 E L 材料を塗布することになる。勿論、単位 5 5 の中に設けるノズル数は 6 個に限定する必要はなく、さらに複数設けることも可能である。

【0 1 9 8】

このような構成の場合も図 1 7 (A) の場合と同様に、画素部にある全ての画素列を一括で処理することもできるし、画素部を複数のゾーンに分割して数回に分けて処理することが可能である。

【0 1 9 9】

また、図 1 7 (C) のようなヘッド部 5 7 を用いることもできる。ヘッド部 5 7 は三つの画素列分のスペースを空けて、赤色発光層用塗布液を塗布するためのノズル 5 8 a、緑色発光層用塗布液を塗布するためのノズル 5 8 b、青色発光層用塗布液を塗布するためのノズル 5 8 c が設けられている。

【0 2 0 0】

このヘッド部 5 7 をまず 1 回走査して画素列に有機 E L 材料を塗布したら、次にヘッド部 5 7 を三つの画素列分だけ右にずらして再び走査する。さらに、また

ヘッド部 5 7 を三つの画素列分だけ右にずらして再び走査する。以上のように 3 回の走査を行うことで赤、緑、青の順に並んだストライプ状に有機 E L 材料を塗布することができる。

【 0 2 0 1 】

このような構成の場合も図 1 7 (A) の場合と同様に、画素部にある全ての画素列を一括で処理することもできるし、画素部を複数のゾーンに分割して数回に分けて処理することが可能である。

【 0 2 0 2 】

以上のように、図 1 に示す薄膜形成装置においてヘッド部に取り付けるノズルの位置を工夫することにより、画素ピッチ（画素間の距離）が狭い高精細な画素部に対しても本願発明を実施することが可能となる。そして、製造工程のスループットを高めることができる。

【 0 2 0 3 】

なお、本実施例の構成は、実施例 1 ～実施例 5 のいずれの構成とも自由に組み合わせ実施することが可能である。

【 0 2 0 4 】

〔実施例 7〕

本願発明を実施してアクティブマトリクス型の E L 表示装置を作製する際に、基板としてシリコン基板（シリコンウェハー）を用いることは有効である。基板としてシリコン基板を用いた場合、画素部に形成するスイッチング用素子や電流制御用素子または駆動回路部に形成する駆動用素子を、従来の I C や L S I など用いられている M O S F E T の作製技術を用いて作製することができる。

【 0 2 0 5 】

M O S F E T は I C や L S I で実績があるように非常にばらつきの小さい回路を形成することが可能であり、特に電流値で階調表現を行うアナログ駆動のアクティブマトリクス型 E L 表示装置には有効である。

【 0 2 0 6 】

なお、シリコン基板は遮光性であるので、発光層からの光は基板とは反対側に放射されるような構造とする必要がある。本実施例の E L 表示装置は構造的には

図 1 1 と似ているが、画素部 7 0 2、駆動回路部 7 0 3 を形成する T F T の代わりに M O S F E T を用いる点で異なる。

【 0 2 0 7 】

〔実施例 8〕

本願発明を実施して形成された E L 表示装置は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電子機器の表示部として用いることができる。例えば、T V 放送等を大画面で鑑賞するには対角 3 0 インチ以上（典型的には 4 0 インチ以上）の E L ディスプレイ（E L 表示装置を筐体に組み込んだディスプレイ）の表示部として本願発明の E L 表示装置を用いるとよい。

【 0 2 0 8 】

なお、E L ディスプレイには、パソコン用ディスプレイ、T V 放送受信用ディスプレイ、広告表示用ディスプレイ等の全ての情報表示用ディスプレイが含まれる。また、その他にも様々な電子機器の表示部として本願発明の E L 表示装置を用いることができる。

【 0 2 0 9 】

その様な本願発明の電子機器としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンボ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはデジタルビデオディスク（D V D）等の記録媒体を再生し、その画像を表示するディスプレイを備えた装置）などが挙げられる。特に、斜め方向から見ることの多い携帯情報端末は視野角の広さが重要視されるため、E L 表示装置を用いることが望ましい。それら電子機器の具体例を図 1 8、図 1 9 に示す。

【 0 2 1 0 】

図 1 8（A）は E L ディスプレイであり、筐体 2 0 0 1、支持台 2 0 0 2、表示部 2 0 0 3 等を含む。本願発明は表示部 2 0 0 3 に用いることができる。E L ディスプレイは自発光型であるためバックライトが必要なく、液晶ディスプレイ

よりも薄い表示部とすることができる。

【0 2 1 1】

図 1 8 (B) はビデオカメラであり、本体 2 1 0 1、表示部 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 等を含む。本願発明の E L 表示装置は表示部 2 1 0 2 に用いることができる。

【0 2 1 2】

図 1 8 (C) は頭部取り付け型の E L ディスプレイの一部（右片側）であり、本体 2 2 0 1、信号ケーブル 2 2 0 2、頭部固定バンド 2 2 0 3、表示部 2 2 0 4、光学系 2 2 0 5、E L 表示装置 2 2 0 6 等を含む。本願発明は E L 表示装置 2 2 0 6 に用いることができる。

【0 2 1 3】

図 1 8 (D) は記録媒体を備えた画像再生装置（具体的には D V D 再生装置）であり、本体 2 3 0 1、記録媒体（D V D 等） 2 3 0 2、操作スイッチ 2 3 0 3、表示部（a） 2 3 0 4、表示部（b） 2 3 0 5 等を含む。表示部（a）は主として画像情報を表示し、表示部（b）は主として文字情報を表示するが、本願発明の E L 表示装置はこれら表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0 2 1 4】

図 1 8 (E) は携帯型（モバイル）コンピュータであり、本体 2 4 0 1、カメラ部 2 4 0 2、受像部 2 4 0 3、操作スイッチ 2 4 0 4、表示部 2 4 0 5 等を含む。本願発明の E L 表示装置は表示部 2 4 0 5 に用いることができる。

【0 2 1 5】

図 1 8 (F) はパーソナルコンピュータであり、本体 2 5 0 1、筐体 2 5 0 2、表示部 2 5 0 3、キーボード 2 5 0 4 等を含む。本願発明の E L 表示装置は表示部 2 5 0 3 に用いることができる。

【0 2 1 6】

なお、将来的に E L 材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0 2 1 7】

また、上記電子装置はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。EL材料の応答速度は非常に高いため、EL表示装置は動画表示に好ましいが、画素間の輪郭がぼやけてしまったりは動画全体もぼやけてしまう。従って、画素間の輪郭を明瞭にするという本願発明のEL表示装置を電子装置の表示部として用いることは極めて有効である。

【0 2 1 8】

また、EL表示装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部にEL表示装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0 2 1 9】

ここで図19（A）は携帯電話であり、本体2601、音声出力部2602、音声入力部2603、表示部2604、操作スイッチ2605、アンテナ2606を含む。本願発明のEL表示装置は表示部2604に用いることができる。なお、表示部2604は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【0 2 2 0】

また、図19（B）は音響再生装置、具体的にはカーオーディオであり、本体2701、表示部2702、操作スイッチ2703、2704を含む。本願発明のEL表示装置は表示部2702に用いることができる。また、本実施例では車載用オーディオを示すが、携帯型や家庭用の音響再生装置に用いても良い。なお、表示部2704は黒色の背景に白色の文字を表示することで消費電力を抑えられる。これは携帯型の音響再生装置において特に有効である。

【0 2 2 1】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子装置に用いることが可能である。また、本実施例の電子装置は実施例1～7に示したいす

れの構成の E L 表示装置を用いても良い。

【 0 2 2 2 】

〔実施例 9〕

本実施例では、実施例 1 において図 1 1 に示した E L 表示装置の断面構造とは異なる方法で E L 素子を封入した場合について図 2 0 を用いて説明する。なお、本実施例はアクティブマトリクス基板を形成するところまで実施例 1 と同様であるので説明は省略する。

【 0 2 2 3 】

実施例 1 に従って作製したアクティブマトリクス基板にシール材 2 8 0 1 を設け、カバー材 2 8 0 2 を貼り合わせる。シール材 2 8 0 1 としては、紫外線硬化樹脂など接着性をもつ樹脂を用いれば良い。特に水分を通しにくく脱ガスの少ない樹脂が好ましい。また、カバー材 2 8 0 2 としては、ガラス基板、プラスチック基板または透光性の窓部材を設けたセラミックス基板など E L 素子から発した光を取り出せる材料を用いれば良い。

【 0 2 2 4 】

本実施例では紫外線硬化樹脂でなるシール材 2 8 0 1 をディスペンサーを用いて画素部 7 0 2 及び駆動回路部 7 0 3 を囲むように形成し、プラスチックでなるカバー材 2 8 0 2 を貼り合わせる。そして、シール材 2 8 0 1 に紫外線を照射して硬化させ、カバー材 2 8 0 2 をアクティブマトリクス基板に接着する。

【 0 2 2 5 】

なお、プラスチックでなるカバー材 2 8 0 2 には貼り合わせる前に樹脂でなるカラーフィルター 2 8 0 3、2 8 0 4 が設けられている。カラーフィルター 2 8 0 3、2 8 0 4 は個々の画素の上に設けられ、E L 素子から発した光の色純度を向上させる。カラーフィルターは設けなくても構わない。

【 0 2 2 6 】

また、アクティブマトリクス基板、カバー材 2 8 0 2 及びシール材 2 8 0 1 で形成される密閉空間 2 8 0 5 には不活性ガス（具体的には窒素ガスまたは希ガス）を充填しておく。このためにはアクティブマトリクス基板とカバー材とを貼り合わせる工程を不活性ガス中で行えば良い。また、密閉空間 2 8 0 5 中に酸化バ

リウム等の乾燥剤を設けることは有効である。さらに、シール材 2 8 0 1、カバー材 2 8 0 2 またはカラーフィルター 2 8 0 3、2 8 0 4 中に乾燥剤を添加しておくことも可能である。

【0 2 2 7】

なお、本実施例の構成は、実施例 1 ～ 7 のいずれの構成とも自由に組み合わせて実施することが可能であり、本実施例を実施して得た E L 表示装置は、実施例 8 のいずれの電子機器に用いても良い。

【0 2 2 8】

〔実施例 1 0〕

本実施例では、本願発明の E L 表示装置を大型基板上に複数個作製する場合について説明する。説明には図 2 1、図 2 2 に示した上面図を用いる。なお、各上面図には A - A' 及び B - B' で切った断面図も併記する。

【0 2 2 9】

図 2 1 (A) は実施例 1 ～ 7 のいずれかによって作製されたアクティブマトリクス基板にシール材を形成した状態である。2 9 0 1 はアクティブマトリクス基板であり、シール材 2 9 0 2 が複数箇所に設けられている。

【0 2 3 0】

このシール材 2 9 0 2 で囲まれた領域内には E L 表示装置の画素部及び駆動回路部が含まれている。即ち、アクティブマトリクス基板 2 9 0 1 は、画素部及び駆動回路部の組み合わせでなるアクティブマトリクス部 2 9 0 3 を、1 枚の大型基板に複数形成してなる。大型基板としては、典型的には 6 2 0 mm × 7 2 0 mm または 4 0 0 mm × 5 0 0 mm といった面積をもつ基板が用いられる。勿論、その他の面積であっても構わない。

【0 2 3 1】

図 2 1 (B) は、アクティブマトリクス基板 2 9 0 1 にカバー材 2 9 0 3 を張り合わせた状態である。カバー材 2 9 0 3 はアクティブマトリクス基板 2 9 0 1 と同じ面積の基板を用いれば良い。従って、図 2 1 (B) の状態では、全てのアクティブマトリクス部に共通のカバー材として用いられる。

【0 2 3 2】

次に、図 2 1 (B) の状態のアクティブマトリクス基板を分断する工程について図 2 2 を用いて説明する。

【 0 2 3 3 】

本実施例ではアクティブマトリクス基板 2 9 0 1 及びカバー材 2 9 0 3 を分断するにあたってスクライバーを用いる。スクライバーとは、基板に細い溝（スクライブ溝）を形成した後でスクライブ溝に衝撃を与え、スクライブ溝に沿った亀裂を発生させて基板を分断する装置である。

【 0 2 3 4 】

なお、基板を分断する装置としては他にもダイサーが知られている。ダイサーとは、硬質カッター（ダイシングソーともいう）を高速回転させて基板に当てて分断する装置である。但し、ダイサー使用時は発熱と研磨粉の飛散を防止するためにダイシングソーに水を噴射する。従って、E L 表示装置を作製する場合には水を用いなくても良いスクライバーを用いることが望ましい。

【 0 2 3 5 】

アクティブマトリクス基板 2 9 0 1 及びカバー材 2 9 0 3 にスクライブ溝を形成する順序としては、まず矢印(a)の方向にスクライブ溝 2 9 0 4 a を形成し、次に、矢印(b)の方向にスクライブ溝 2 9 0 4 b を形成し、さらに矢印(c)の方向にスクライブ溝 2 9 0 4 c を形成する。

【 0 2 3 6 】

スクライブ溝を形成したら、シリコーン樹脂等の弾性のあるバーでスクライブ溝に衝撃を与え、亀裂を発生させてアクティブマトリクス基板 2 9 0 1 及びカバー材 2 9 0 3 を分断する。図 2 2 (B) は分断した後の様子であり、アクティブマトリクス基板 2 9 0 1' とカバー材 2 9 0 3' でなる組に一つのアクティブマトリクス部が含まれる。

【 0 2 3 7 】

また、このときカバー材 2 9 0 3' はアクティブマトリクス基板 2 9 0 1' よりも小さめに分断される。これは 2 9 0 5 で示される領域に F P C（フレキシブルプリントサーキット）を取り付けるためであり、F P C を取り付けた時点で E L 表示装置が完成する。

【0238】

以上のように、本実施例を実施することで1枚の基板から複数のEL表示装置を作製することができる。例えば、620mm×720mmの基板からは対角13～14インチのEL表示装置が6個作製可能であり、対角15～17インチのEL表示装置が4個作製可能である。従って、大幅なスループットの向上と製造コストの削減が達成できる。

【0239】

〔実施例11〕

本実施例では、実施例1に示した画素部において、EL素子203の構造を反転させた構造について説明する。説明には図23を用いる。なお、図2の構造と異なる点はEL素子の部分と電流制御用TFTだけであるので、その他の説明は省略することとする。

【0240】

図23において、電流制御用TFT61は実施例1の作製工程に従って形成されたpチャネル型TFT206と同一の構造のpチャネル型TFTを用いて形成される。従って、電流制御用TFT61の詳細な説明は省略する。

【0241】

本実施例では、画素電極（陽極）62として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いる。勿論、酸化インジウムと酸化スズとの化合物でなる導電膜を用いても良い。

【0242】

そして、絶縁膜でなるバンク63a、63bが形成された後、溶液塗布によりポリビニルカルバゾールでなる発光層64が形成される。その上にはカリウムアセチルアセトネートでなる電子注入層65、アルミニウム合金でなる陰極66が形成される。この場合、陰極66がパッシベーション膜としても機能する。こうしてEL素子67が形成される。

【0243】

本実施例の場合、発光層64で発生した光は、矢印で示されるようにTFTが形成された基板の方に向かって放射される。本実施例のような構造とする場合、

電流制御用 T F T 6 1 は p チャンネル型 T F T で形成することが好ましいが、 n チャンネル型 T F T で形成することも可能である。

【 0 2 4 4 】

なお、本実施例の構成は、実施例 1 ～ 7、 9 または 1 0 のいずれの構成とも自由に組み合わせて実施することが可能である。また、実施例 8 の電子機器の表示部として本実施例の構成を有する E L 表示装置を用いることは有効である。

【 0 2 4 5 】

〔実施例 1 2〕

本実施例では、図 3 (B) に示した回路図とは異なる構造の画素とした場合の例について図 2 4 に示す。なお、本実施例において、 7 1 はスイッチング用 T F T 7 2 のソース配線、 7 3 はスイッチング用 T F T 7 2 のゲート配線、 7 4 は電流制御用 T F T、 7 5 はコンデンサ、 7 6、 7 8 は電流供給線、 7 7 は E L 素子である。

【 0 2 4 6 】

なお、コンデンサ 7 5 は n チャンネル型 T F T でなる電流制御用 T F T 7 4 のゲート容量（ゲート電極と L D D 領域との間で形成されるゲート容量）を用いている。そのため、実質的には設けていないため点線で示す。勿論、別の構造でコンデンサを形成することも可能である。

【 0 2 4 7 】

図 2 4 (A) は、二つの画素間で電流供給線 7 6 を共通とした場合の例である。即ち、二つの画素が電流供給線 7 6 を中心に線対称となるように形成されている点に特徴がある。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。

【 0 2 4 8 】

また、図 2 4 (B) は、電流供給線 7 8 をゲート配線 7 3 と平行に設けた場合の例である。なお、図 2 4 (B) では電流供給線 7 8 とゲート配線 7 3 とが重ならないように設けた構造となっているが、両者が異なる層に形成される配線であれば、絶縁膜を介して重なるように設けることもできる。この場合、電源供給線 7 8 とゲート配線 7 3 とで専有面積を共有させることができるため、画素部をさ

らに高精細化することができる。

【0 2 4 9】

また、図 2 4 (C) は、図 2 4 (B) の構造と同様に電流供給線 7 8 をゲート配線 7 3 と平行に設け、さらに、二つの画素を電流供給線 7 8 を中心に線対称となるように形成する点に特徴がある。また、電流供給線 7 8 をゲート配線 7 3 のいずれか一方と重なるように設けることも有効である。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。

【0 2 5 0】

なお、本実施例の構成は、実施例 1 ～ 7、9 ～ 1 1 のいずれの構成とも自由に組み合わせて実施することが可能である。また、実施例 8 の電子機器の表示部として本実施例の画素構造を有する E L 表示装置を用いることは有効である。

【0 2 5 1】

〔実施例 1 3〕

実施例 1 1 では電流制御用 T F T 6 1 として p チャネル型 T F T を用いているが、本実施例では L D D 領域を有する p チャネル型 T F T を用いる例を示す。本実施例の電流制御用 T F T の構造を図 2 5 (A) に示す。

【0 2 5 2】

図 2 5 (A) において、8 1 はソース領域、8 2 はドレイン領域、8 3 は L D D 領域、8 4 はチャネル形成領域、8 5 はゲート絶縁膜、8 6 はゲート電極、8 7 は第 1 層間絶縁膜、8 8 はソース配線、8 9 はドレイン配線、9 0 は第 1 パッシベーション膜である。

【0 2 5 3】

本実施例の構造とした場合、L D D 領域 8 3 とゲート電極 8 6 とがゲート絶縁膜 8 5 を介して重なった状態となっており、その間でゲート容量を形成している。本実施例ではこのゲート容量を、電流制御用 T F T のゲート電圧を保持するためのコンデンサとして用いる点に特徴がある。

【0 2 5 4】

本実施例における画素の構成の一例を図 2 5 (B) に示す。図 2 5 (B) において、9 1 はソース配線、9 2 はゲート配線、9 3 はスイッチング用 T F T、9

4 は電流制御用 T F T、9 5 は電流制御用 T F T のゲート容量でなるコンデンサ、9 6 は E L 素子、9 7 は電流供給線である。

【0 2 5 5】

なお、図 2 5 (A) の構造は、図 2 4 (A) において電流制御用 T F T の構造と E L 素子の向きを変更したものである。即ち、図 2 4 (B)、(C) に示したような回路構成とすることも可能である。

【0 2 5 6】

本実施例の電流制御用 T F T を作製する場合は p チャネル型 T F T の L D D 領域を形成する工程が必要となるが、実施例 1 の作製工程に L D D 領域 8 3 を形成するためのパターニング工程と p 型不純物元素の添加工程を加えれば良い。その際、L D D 領域 8 3 に含まれる p 型不純物元素の濃度は、 $1 \times 10^{15} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ (代表的には $5 \times 10^{16} \sim 5 \times 10^{17} \text{ atoms/cm}^3$) とすれば良い。

【0 2 5 7】

なお、本実施例の構成は、実施例 1 ~ 7、9 ~ 1 2 のいずれの構成とも自由に組み合わせて実施することが可能である。また、実施例 8 の電子機器の表示部として本実施例の画素構造を有する E L 表示装置を用いることは有効である。

【0 2 5 8】

【発明の効果】

本願発明を実施することで、インクジェット方式における飛行曲がりの如き問題を抱えることなく、確実に有機 E L 材料を成膜することが可能となる。即ち、位置ずれの問題なく精密にポリマー系有機 E L 材料を成膜することができるため、ポリマー系有機 E L 材料を用いた E L 表示装置の製造歩留まりを向上させることができる。また、インクジェット方式のように「点」で塗布するのではなく、「線」で有機 E L 材料を塗布するため高いスループットが得られる。

【図面の簡単な説明】

【図 1】 本願発明の有機 E L 材料の塗布工程を示す図。

【図 2】 画素部の断面構造を示す図。

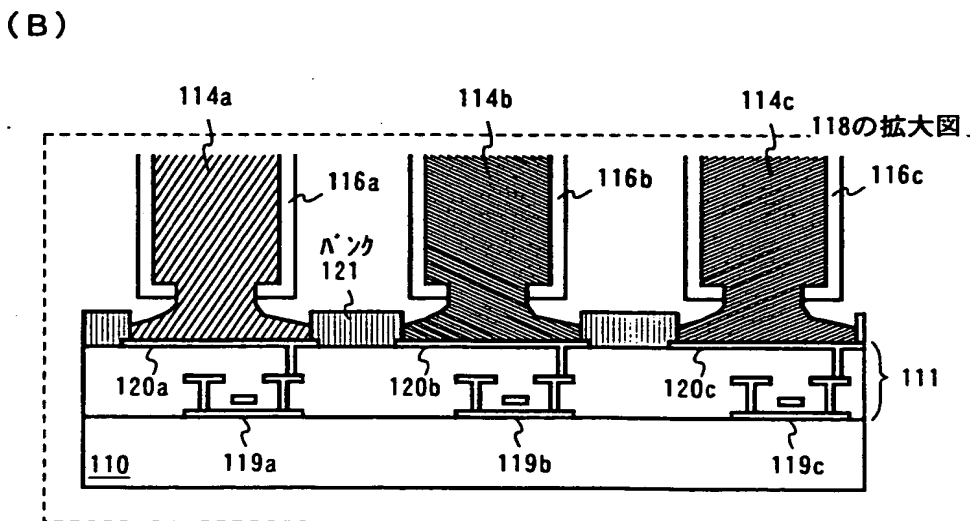
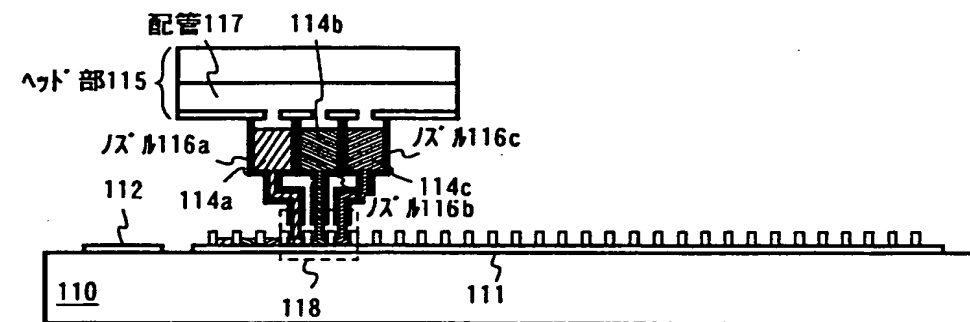
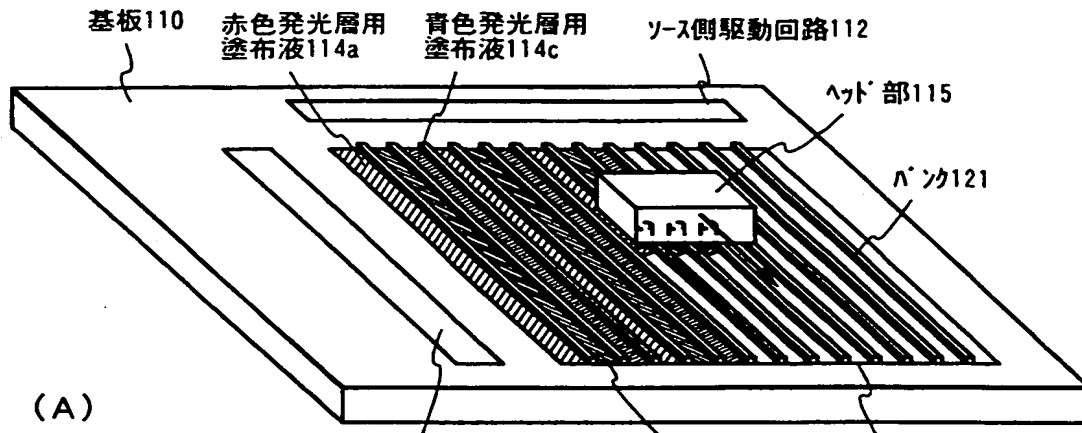
【図 3】 画素部の上面構造及び構成を示す図。

【図 4】 E L 表示装置の作製工程を示す図。

- 【図 5】 E L 表示装置の作製工程を示す図。
- 【図 6】 E L 表示装置の作製工程を示す図。
- 【図 7】 E L 表示装置の外観を示す図。
- 【図 8】 E L 表示装置の回路ブロック構成を示す図。
- 【図 9】 画素部を拡大した図。
- 【図 1 0】 サンプリング回路の素子構造を示す図。
- 【図 1 1】 アクティブマトリクス型の E L 表示装置の断面構造を示す図。
- 【図 1 2】 本願発明の有機 E L 材料の塗布工程を示す図。
- 【図 1 3】 パッシブ型の E L 表示装置の断面構造を示す図。
- 【図 1 4】 画素部を拡大した図。
- 【図 1 5】 パッシブ型の E L 表示装置の断面構造を示す図。
- 【図 1 6】 本願発明の有機 E L 材料の塗布工程を示す図。
- 【図 1 7】 ヘッド部におけるノズルの配置を示す図。
- 【図 1 8】 電子装置の具体例を示す図。
- 【図 1 9】 電子装置の具体例を示す図。
- 【図 2 0】 アクティブマトリクス型の E L 表示装置の断面構造を示す図。
- 【図 2 1】 基板の貼り合わせ工程を示す図。
- 【図 2 2】 基板の分断工程を示す図。
- 【図 2 3】 アクティブマトリクス型の E L 表示装置の断面構造を示す図。
- 【図 2 4】 E L 表示装置の画素の構成を示す図。
- 【図 2 5】 電流制御用 T F T の構造及び画素の構成を示す図。

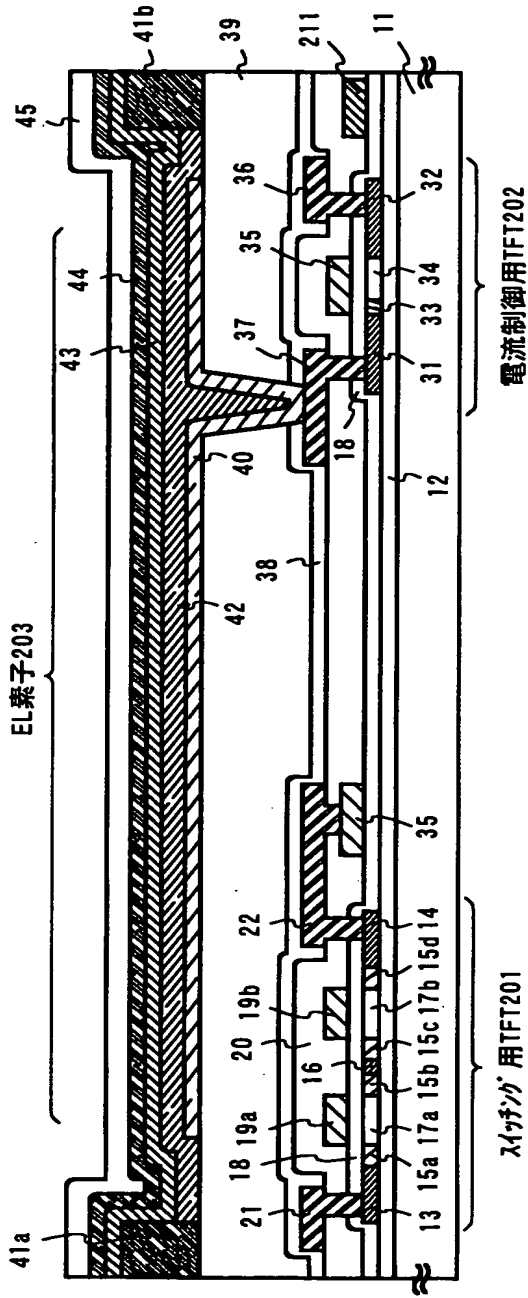
【書類名】 図面

【図 1】



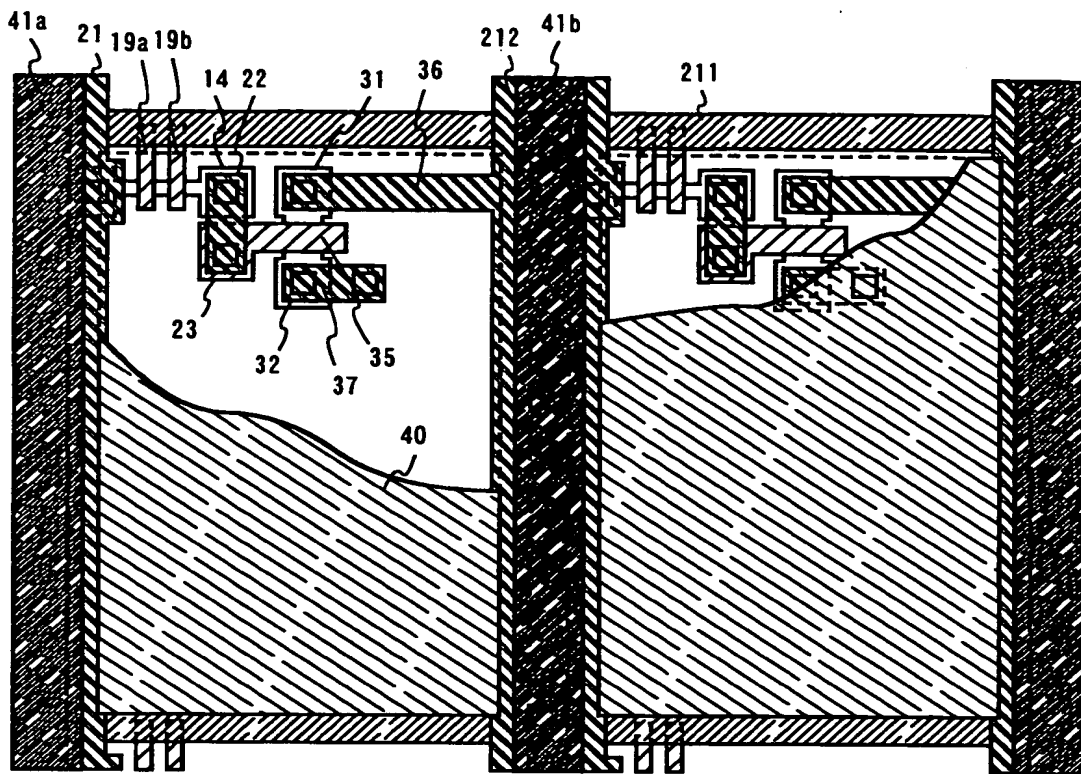
(C)

【図 2】

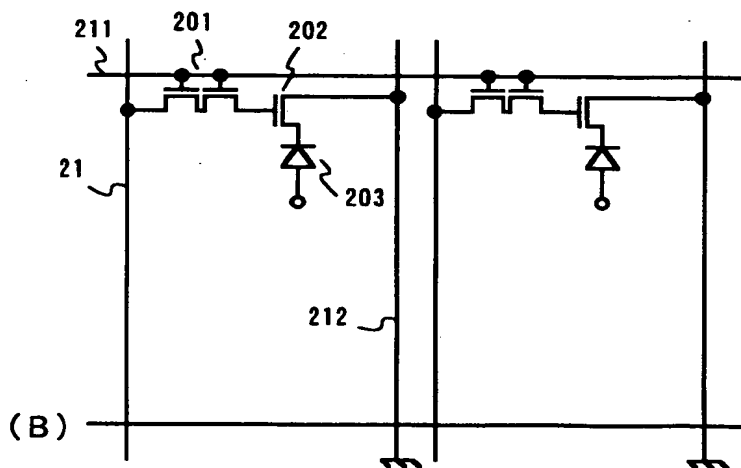


11:基板 12:下地膜 13:ソース領域 14:ドレイン領域 15a~15d:LDD領域 16:高濃度不純物領域
 17a, 17b:チャネル形成領域 18:ゲート絶縁膜 19a, 19b:ゲート電極 20:第1層間絶縁膜 21:ソース配線
 22:ドレイン配線 23:ゲート電極 31:ソース領域 32:ドレイン領域 33:LDD領域 34:チャネル形成領域
 35:ゲート電極 36:ソース配線 37:ドレイン配線 38:第1ハザード層 39:第2層間絶縁膜
 40:画素電極 (陰極) 41:ハザード 42:発光層 43:正孔注入層 44:陽極 45:第2ハザード層

【図 3】

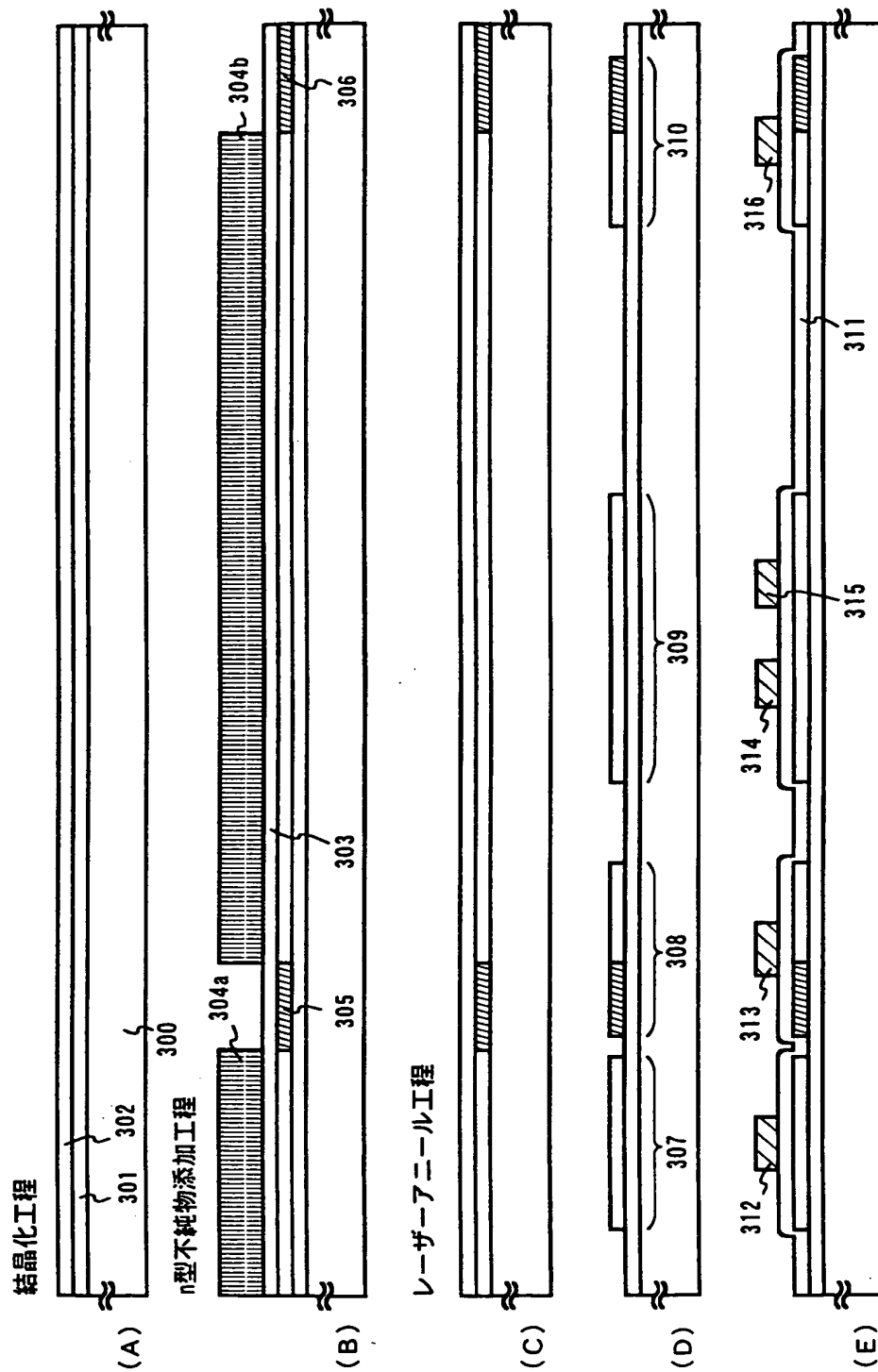


(A)

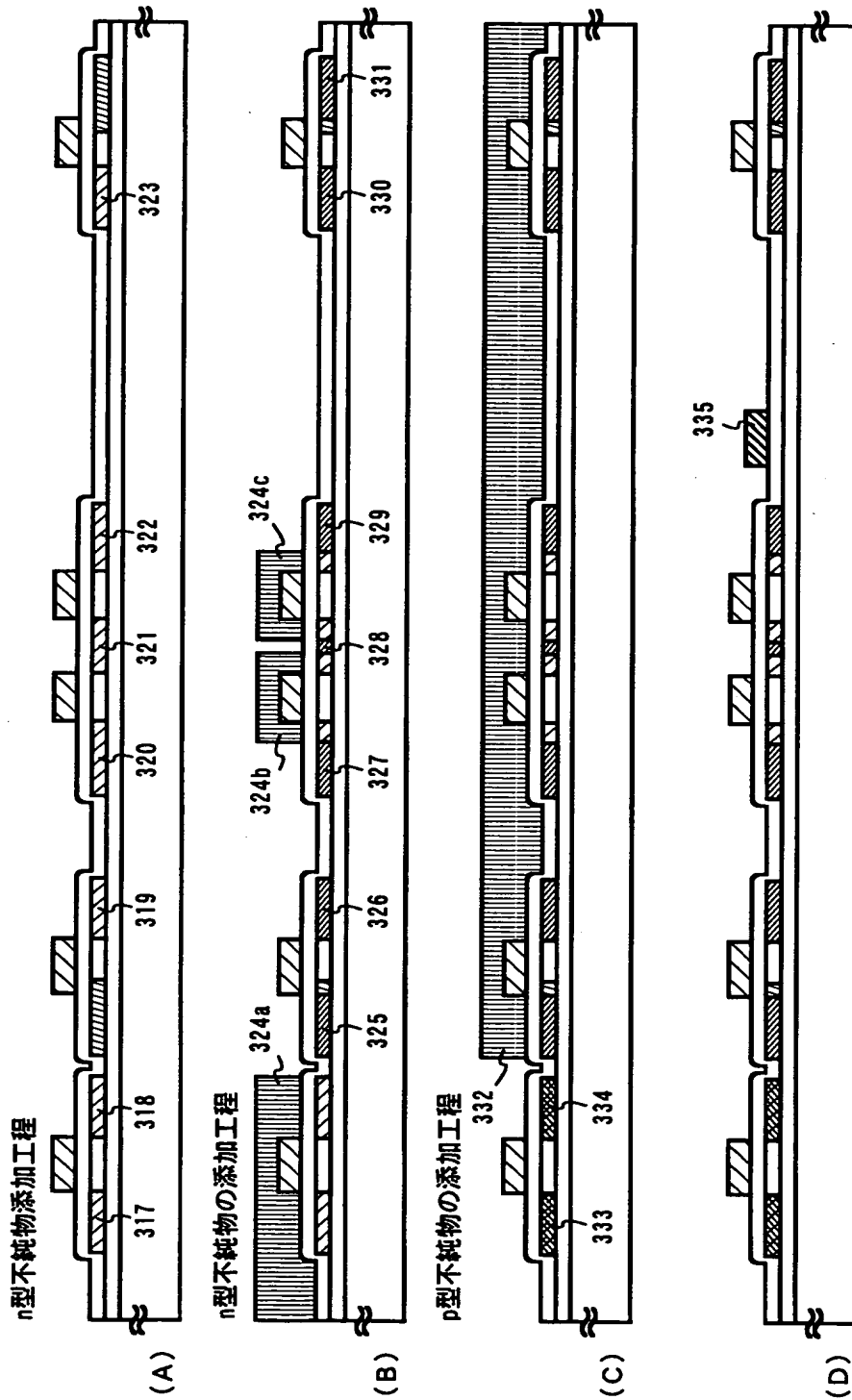


(B)

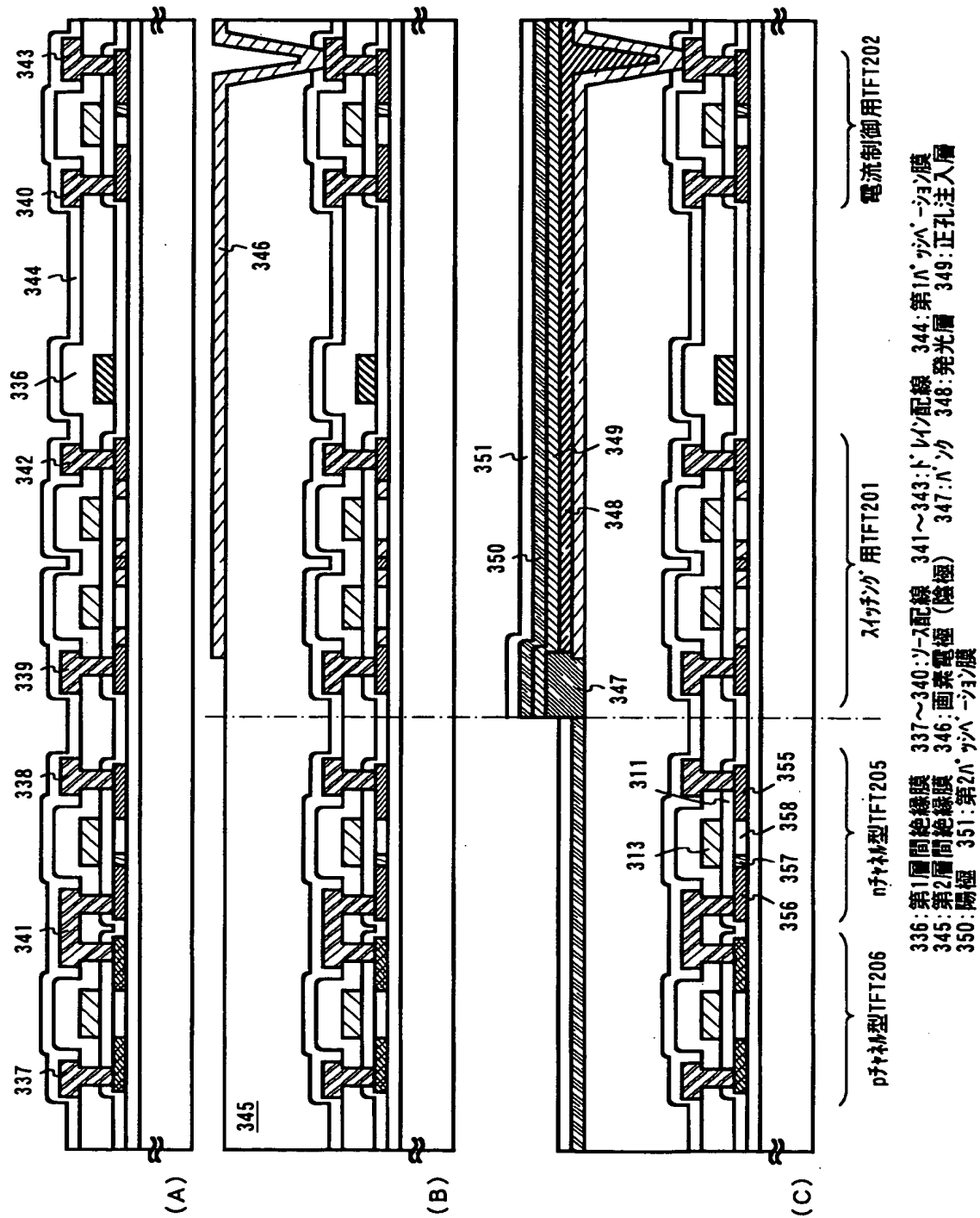
【図 4】



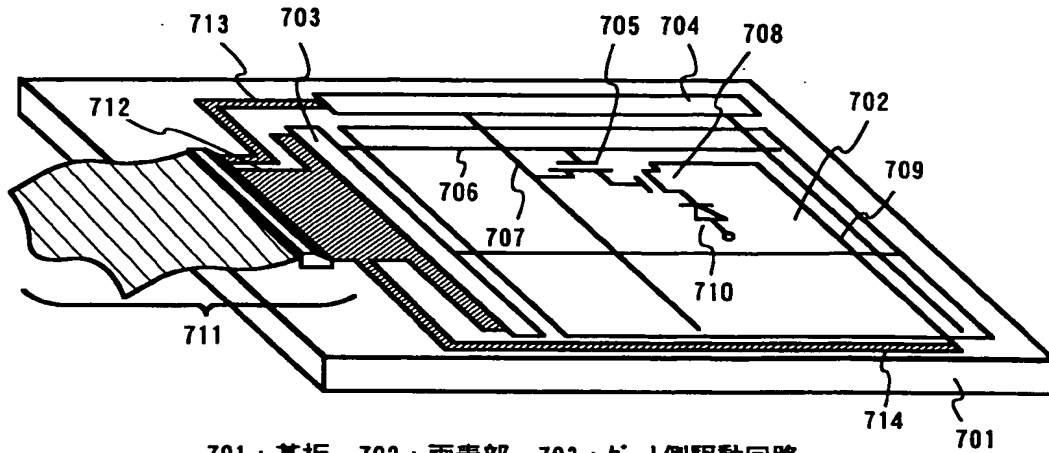
【図 5】



【図 6】

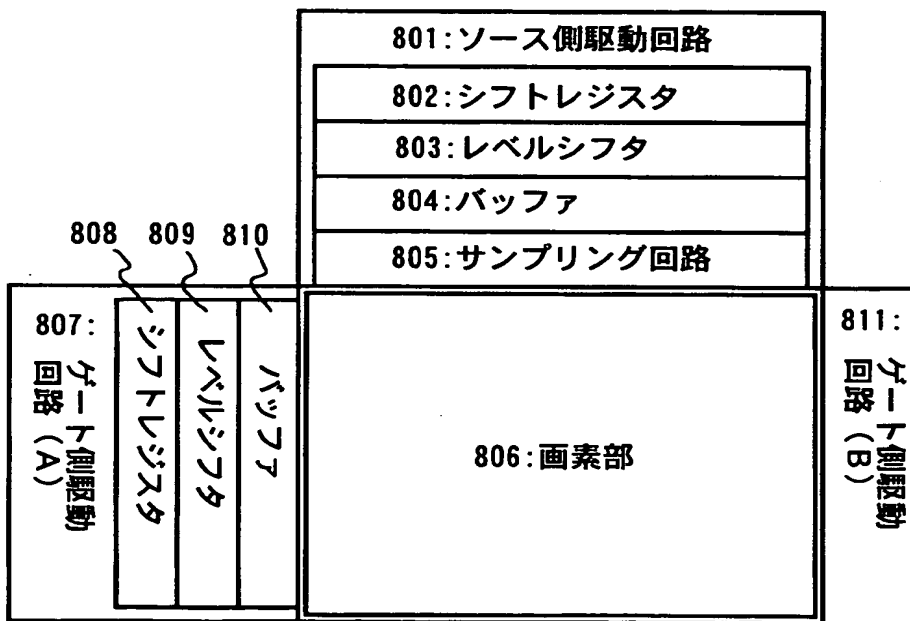


【図 7】

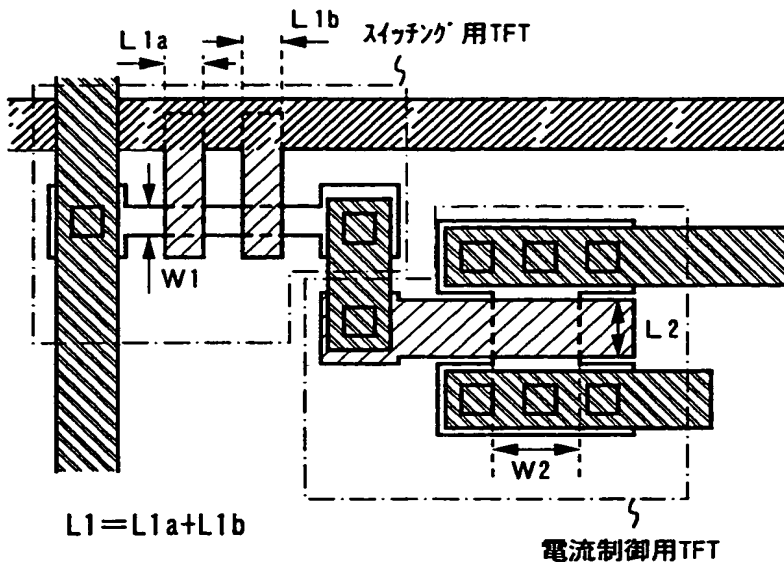


701: 基板 702: 画素部 703: ゲート側駆動回路
 704: ソース側駆動回路 705: スイッチング用TFT 706: ゲート配線
 707: ソース配線 708: 電流制御用TFT 709: 電源供給線
 710: EL素子 711: FPC 712~714: 接続配線

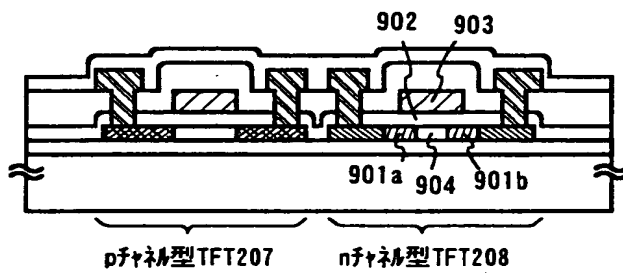
【図 8】



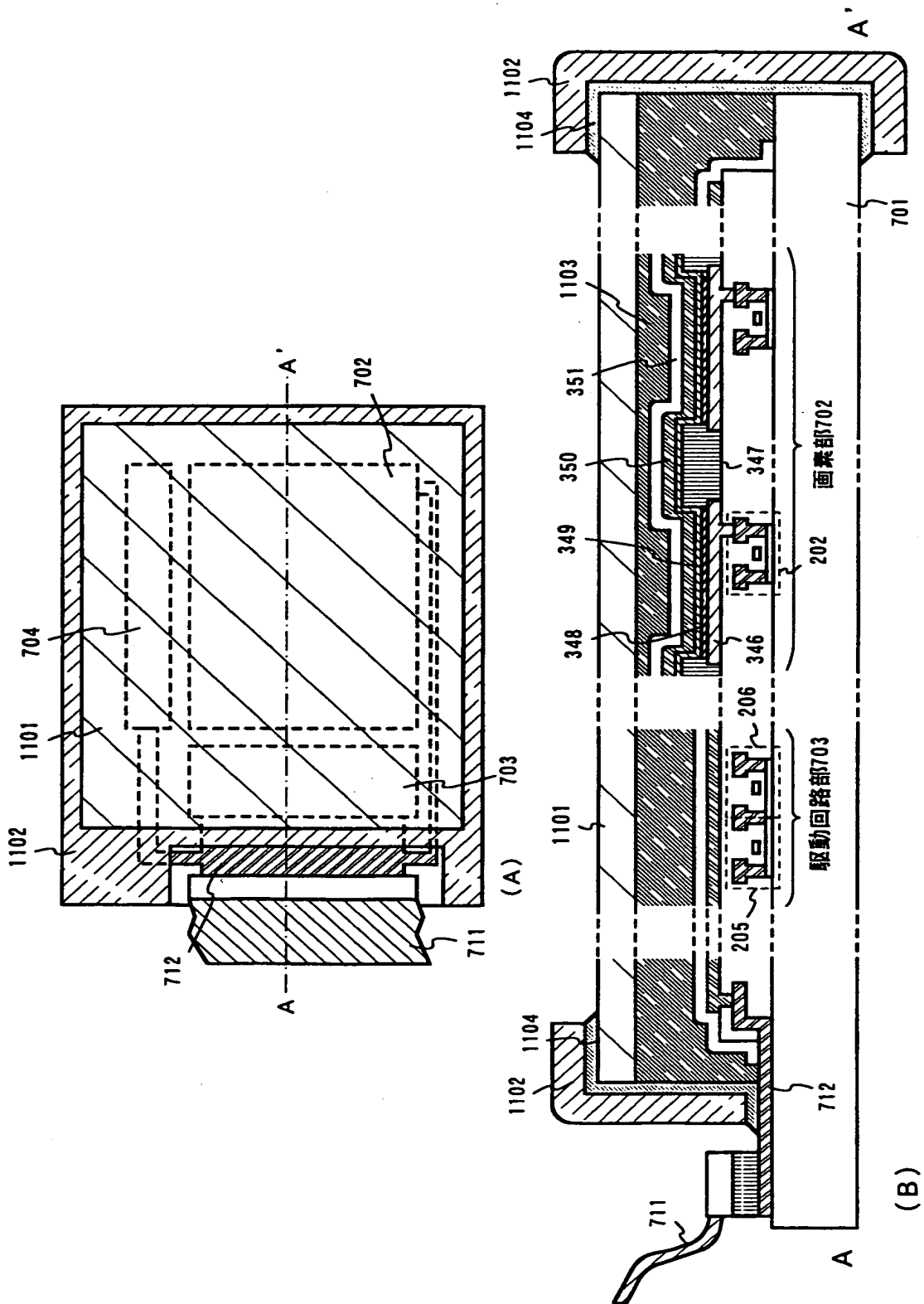
【図 9】



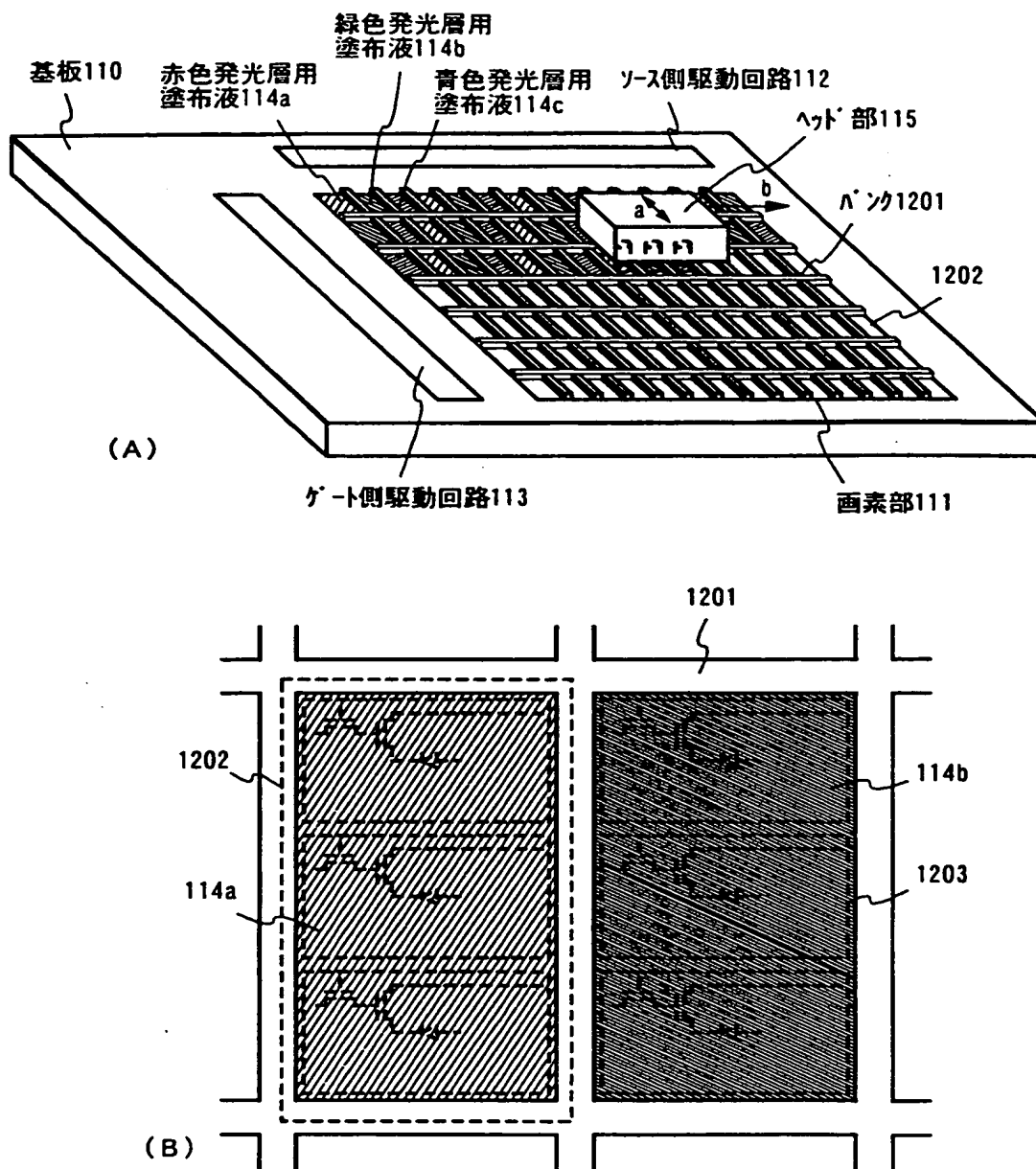
【図 1 0】



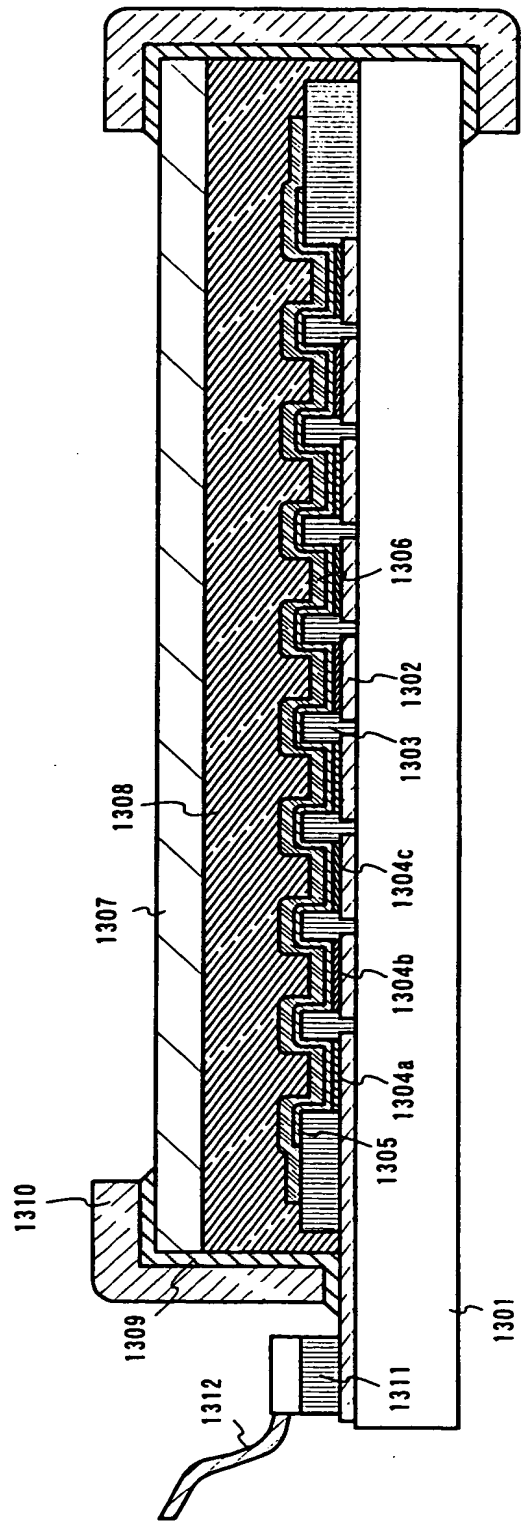
【図 11】



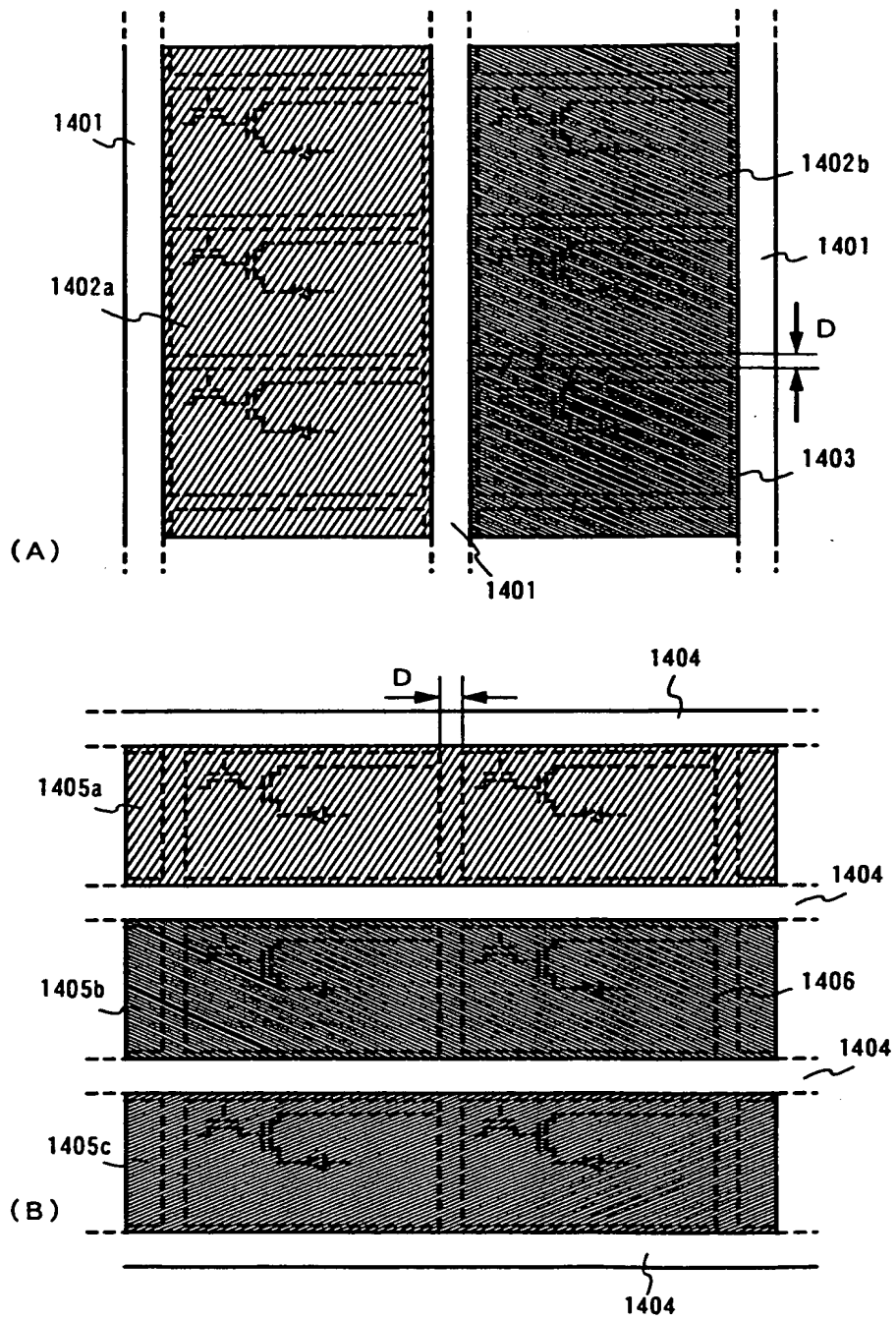
【図 1 2】



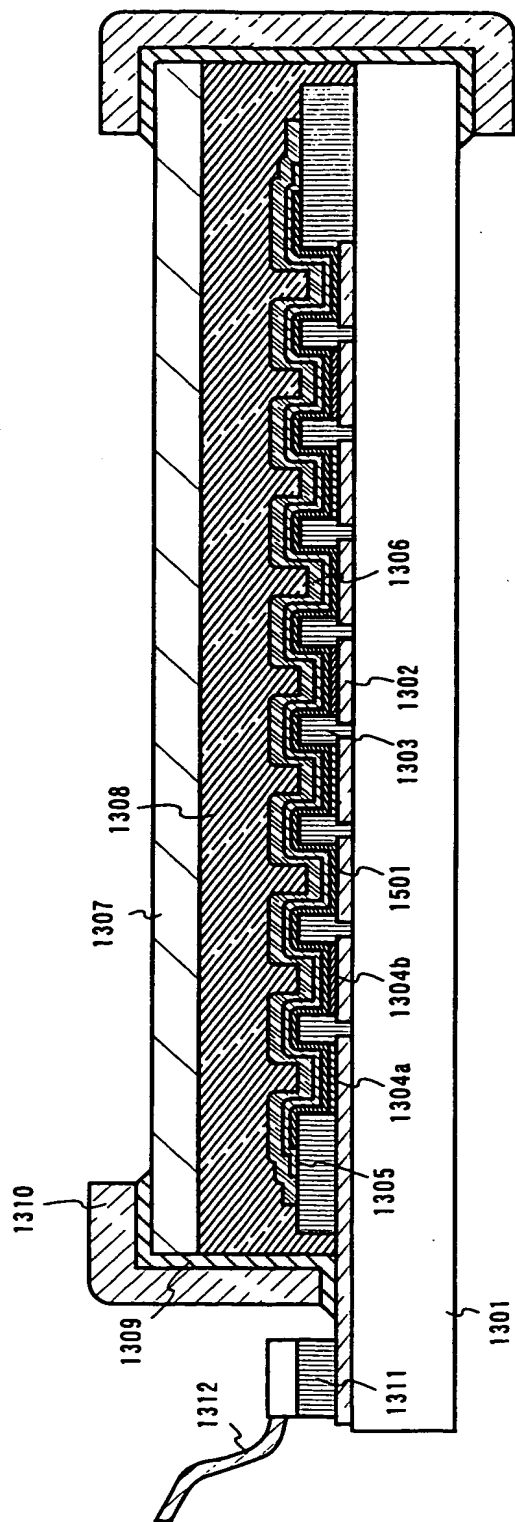
【図 13】



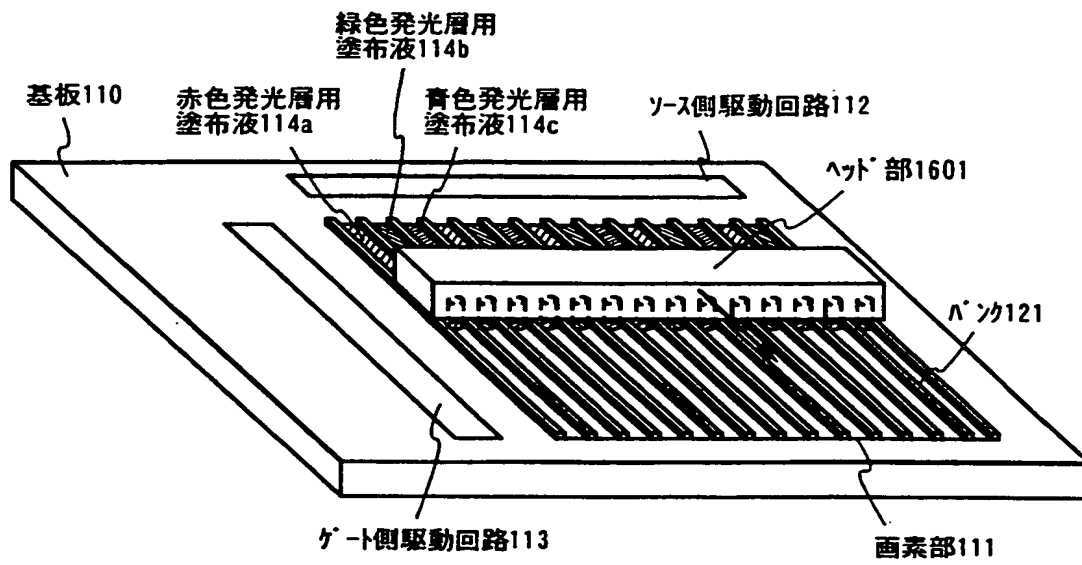
【図 1 4】



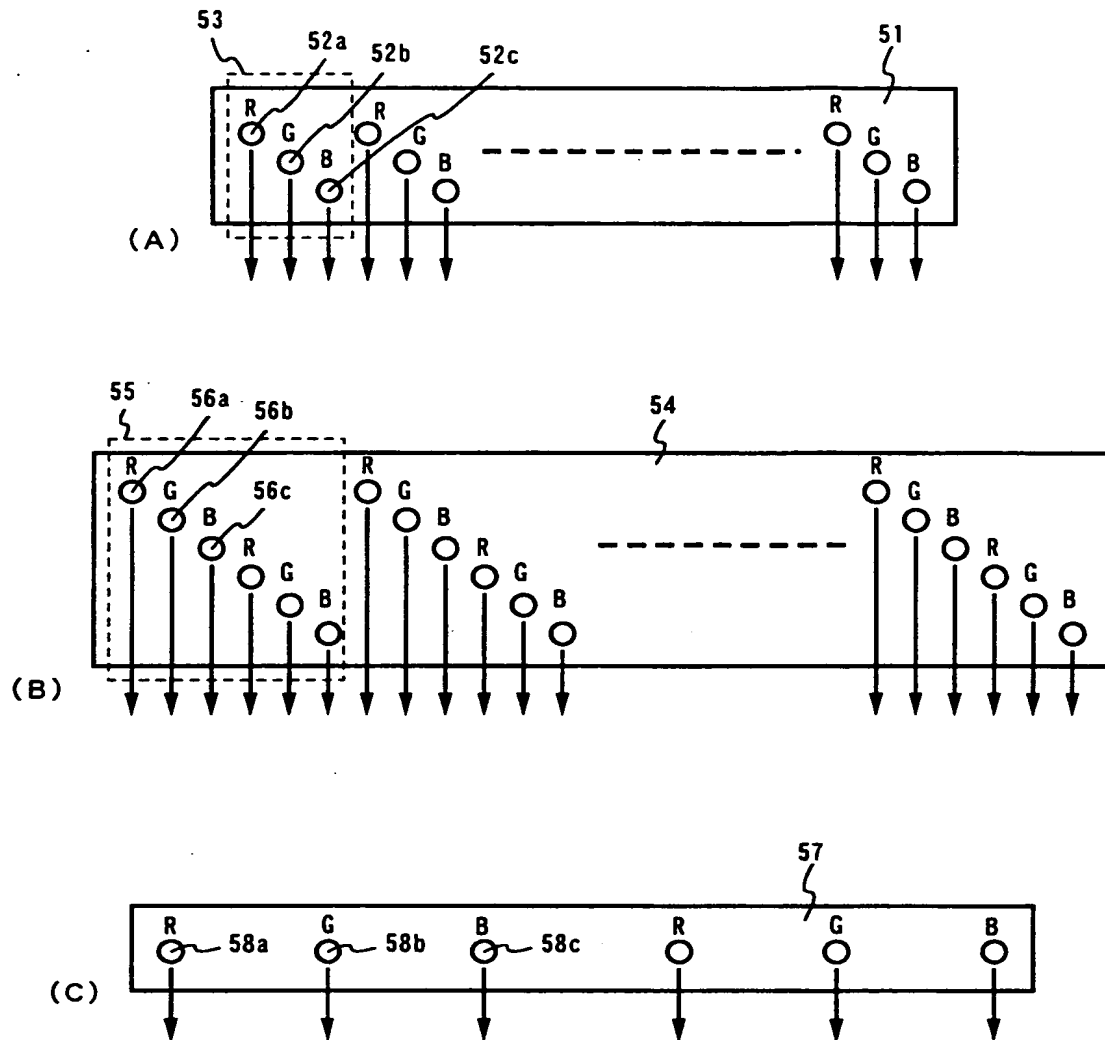
【図 1 5】



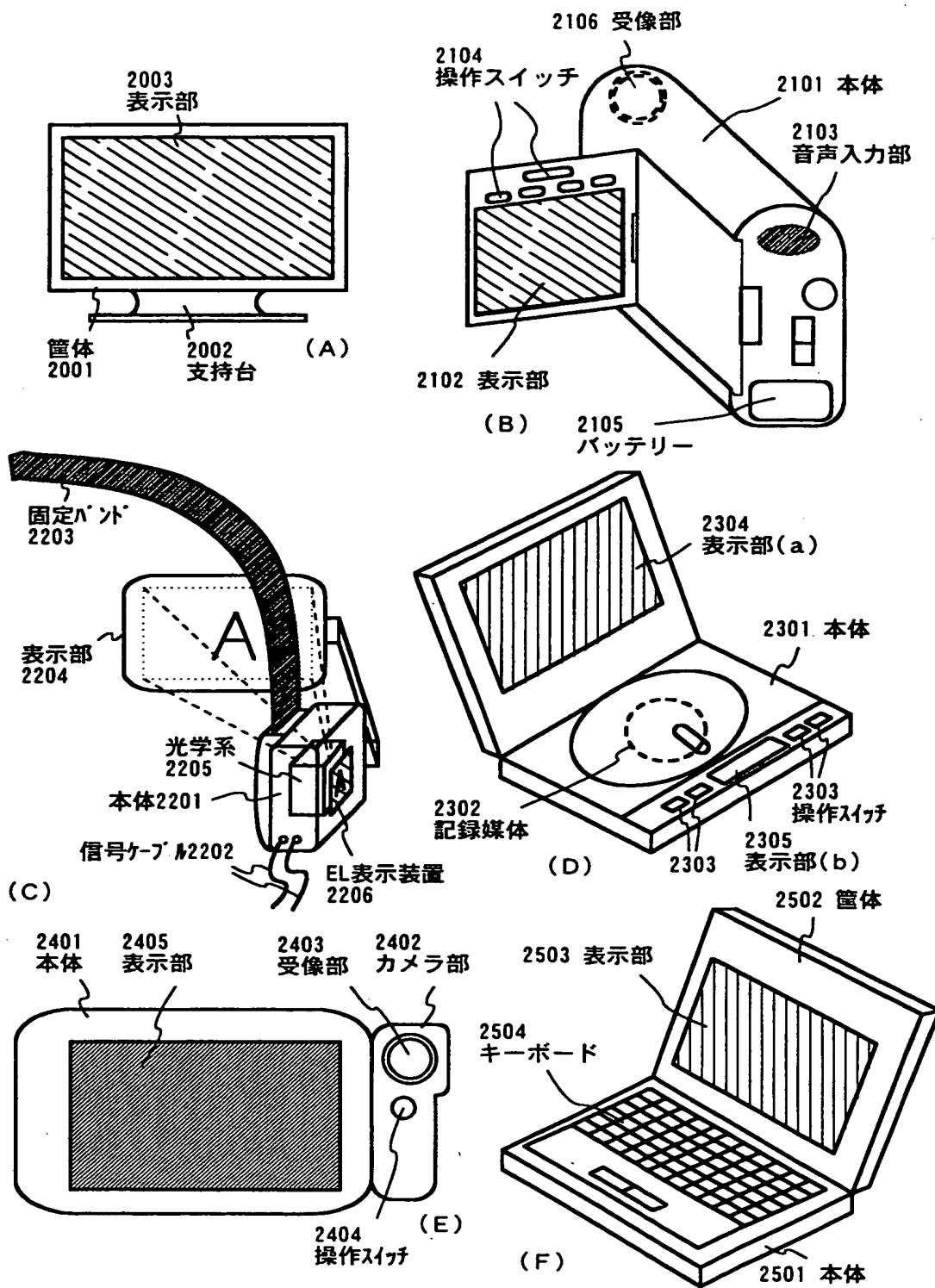
【図 1 6】



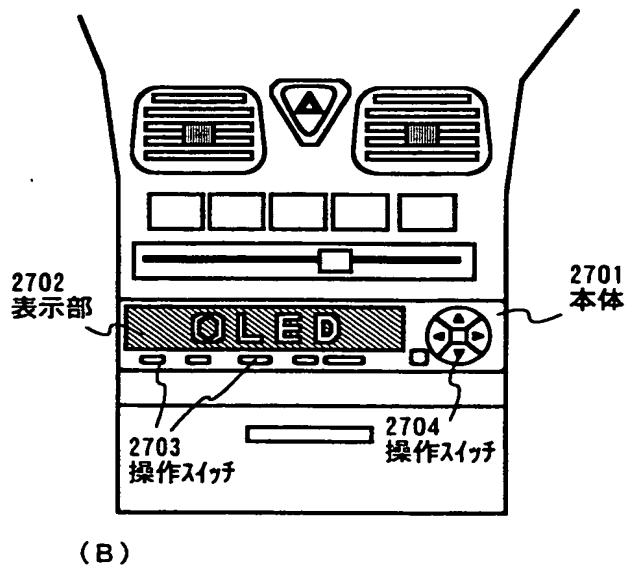
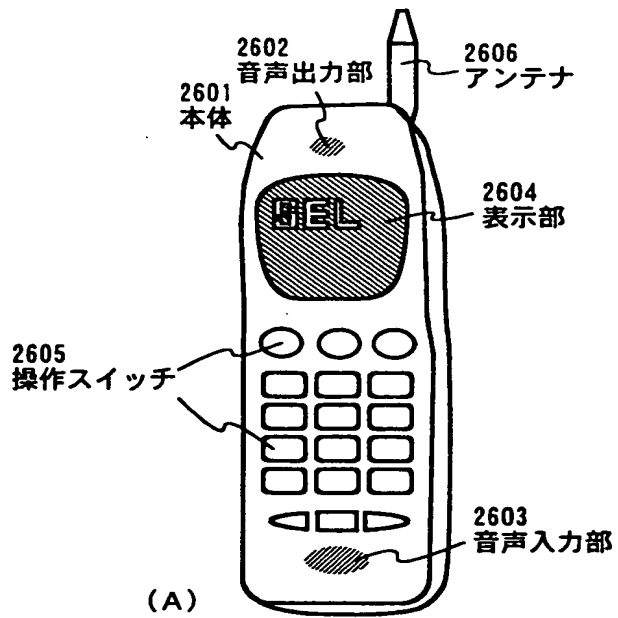
【図 1 7】



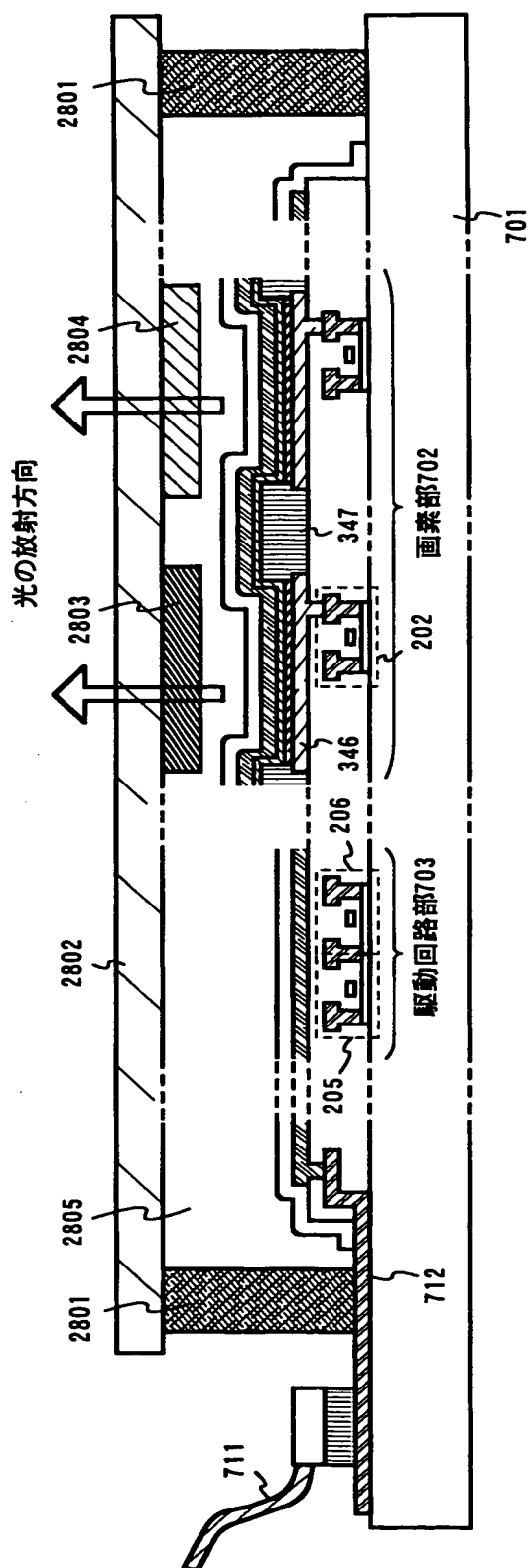
【図 18】



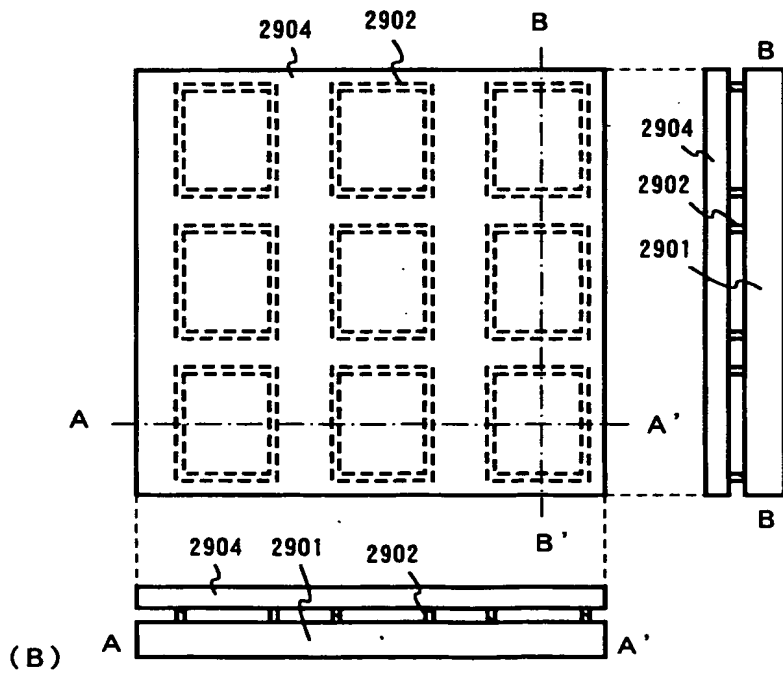
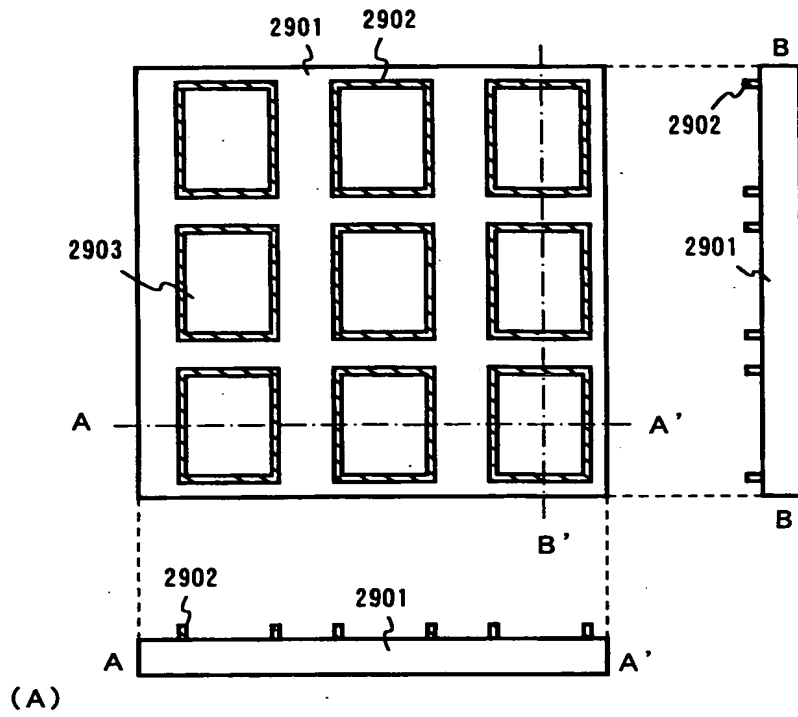
【図 1 9】



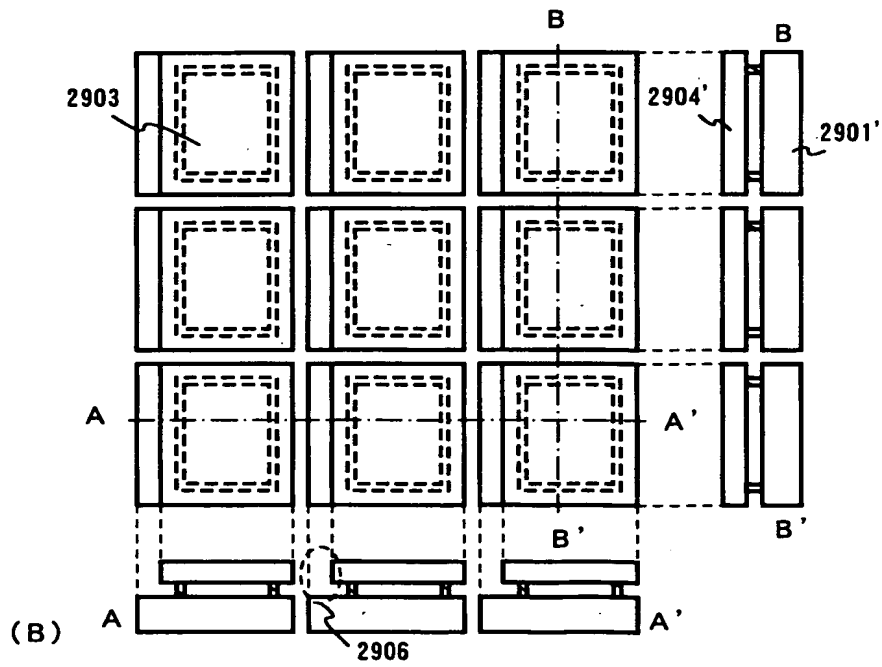
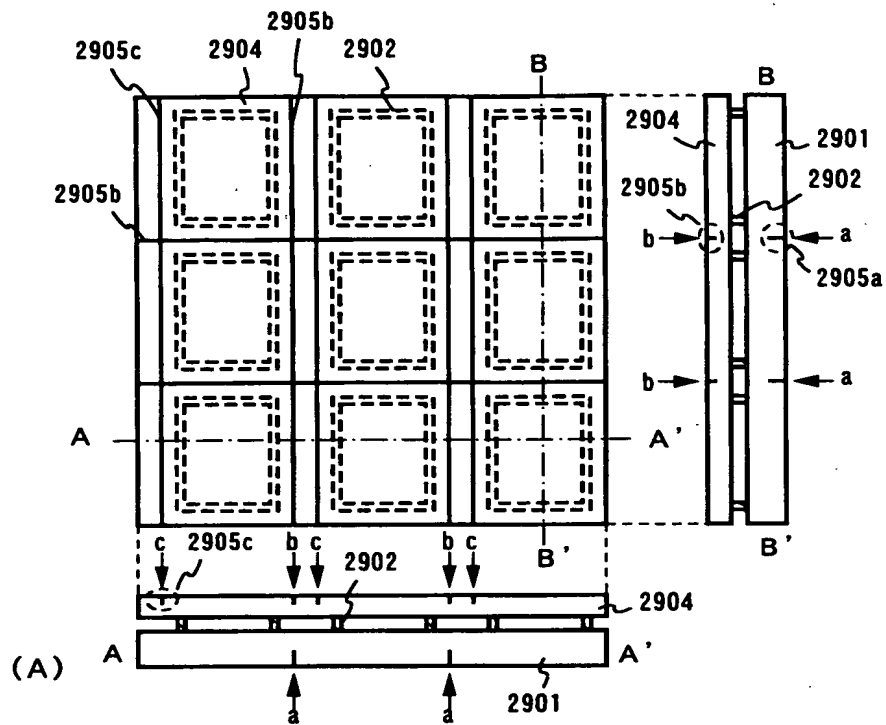
【図 20】



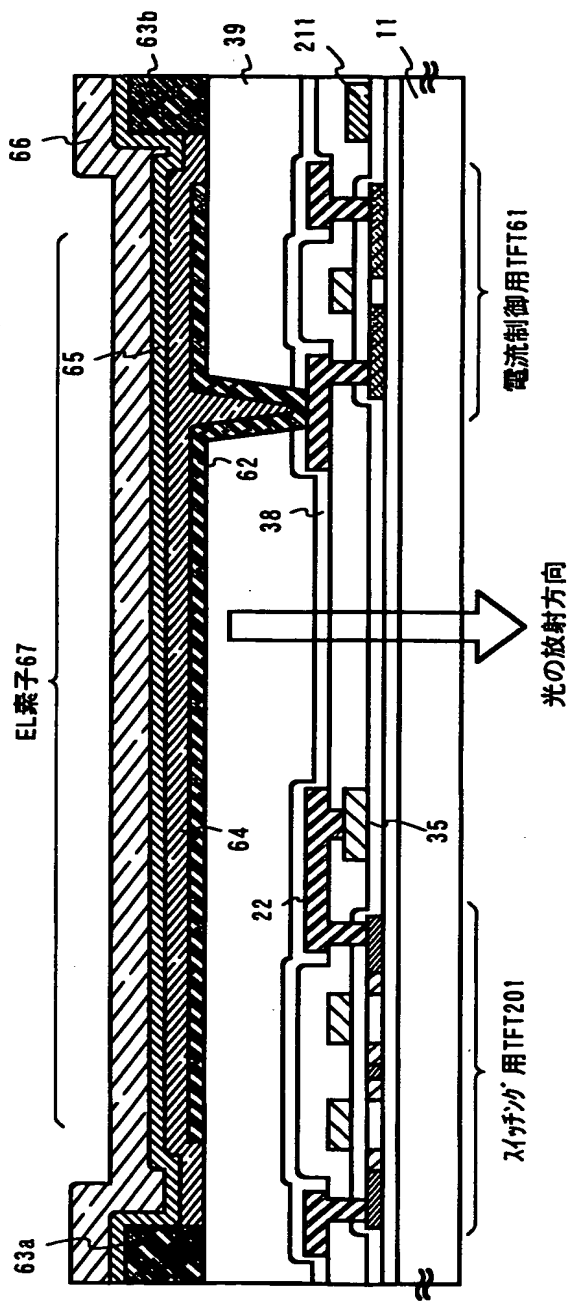
【図 21】



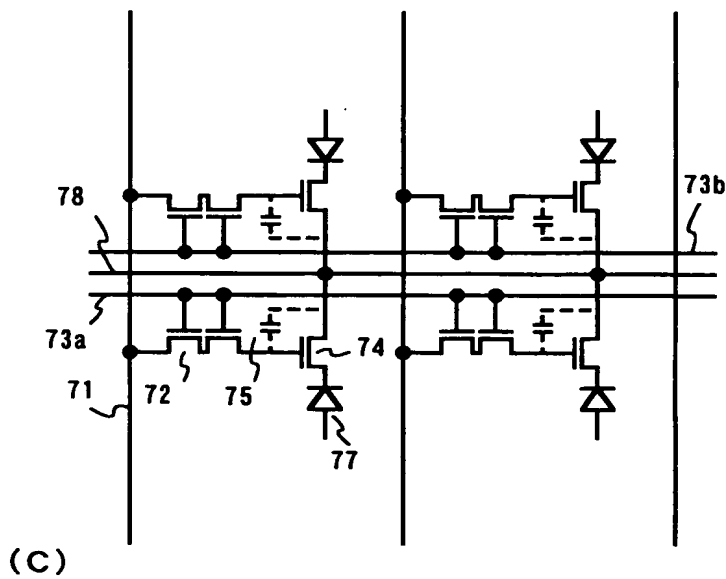
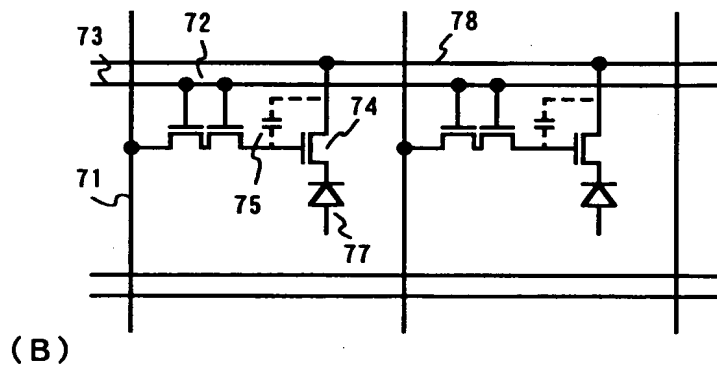
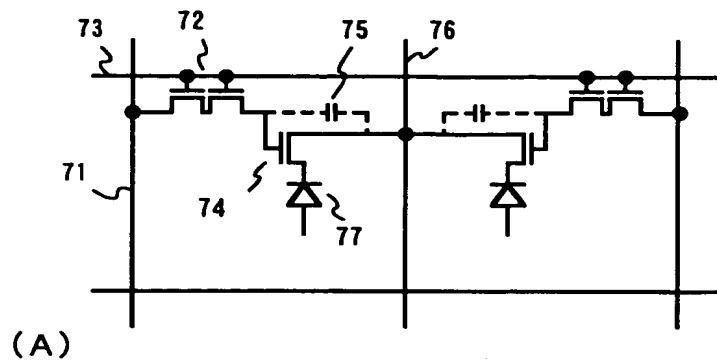
【図 22】



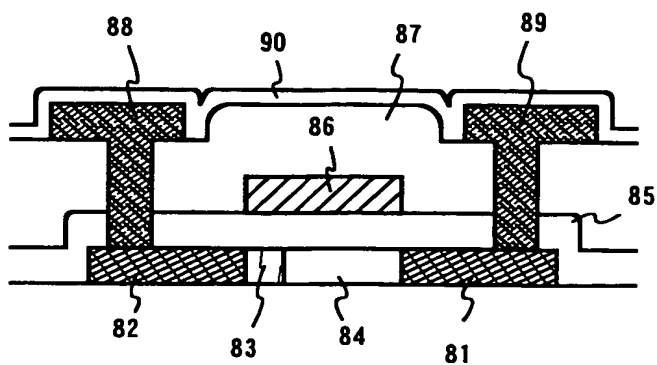
【図 2 3】



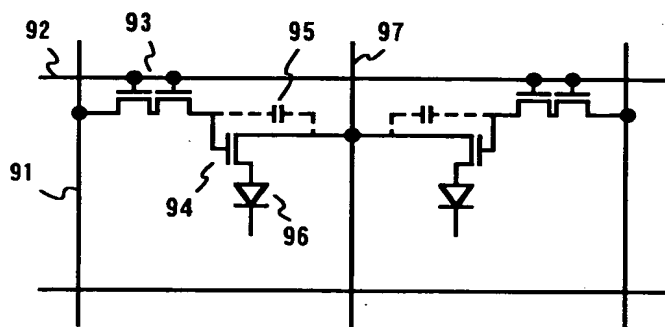
【図 2 4】



【図 2 5】



(A)



(B)

【書類名】 要約書

【要約】

【課題】 位置ずれなく精密にポリマーでなる有機 E L 材料を高いスループットで成膜する手段を提供する。

【解決手段】 画素部 1 1 1 をバンク 1 2 1 により複数の画素列に分割し、薄膜形成装置のヘッド部 1 1 5 を画素列に沿って走査することにより、赤色発光層用塗布液 1 1 4 a、緑色発光層用塗布液 1 1 4 b、青色発光層用塗布液 1 1 4 c を同時にストライプ状に塗布する。そしてこれを加熱することで赤、緑、青の各色に発光する発光層を形成する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所